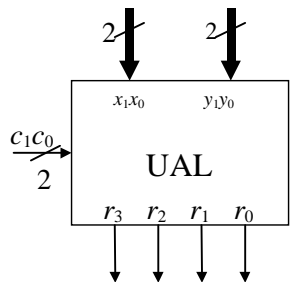


Problema 4.46

Se desea realizar una Unidad Aritmético Lógica (UAL) como la mostrada en la figura, con dos entradas de datos, X (x_1x_0) e Y (y_1y_0), que representan números enteros positivos sin signo, una entrada de control C (c_1c_0) y una salida de datos R ($r_3r_2r_1r_0$).



El funcionamiento de la UAL viene descrito por la siguiente tabla:

$c_1c_0 = 00$: resta	$R = X - Y$ ($R=0$ si $Y>X$)
$c_1c_0 = 01$: div. entera	$R = X / Y$ (cociente entero) si $Y \neq 0 \rightarrow R=0$
$c_1c_0 = 10$: comparación	Si $X > Y$ entonces $R = 1\ 0\ 0\ 0$ Si $X = Y$ entonces $R = 0\ 1\ 0\ 0$ Si $X < Y$ entonces $R = 0\ 0\ 1\ 0$
$c_1c_0 = 11$: sacar \bar{X}, \bar{Y}	$R = \bar{X}, \bar{Y}$ ($r_3 = \bar{x}_1, r_2 = \bar{x}_0, r_1 = \bar{y}_1, r_0 = \bar{y}_0$)

Para resolver el problema, seguir obligatoriamente los siguientes apartados:

- (1 punto) Diseñar un comparador de números de dos bits.
- (2 puntos) Diseñar un restador/divisor de dos números de 2 bits utilizando únicamente un módulo de memoria ROM. ¿Cuál es el tamaño necesario para este módulo de memoria ROM? Indique claramente el significado de cada una de sus entradas y cada una de sus salidas. Escriba todo el contenido de la memoria ROM en forma de tabla.
- (1 punto) Utilizando únicamente los módulos diseñados en los apartados anteriores, los módulos combinacionales necesarios y puertas lógicas, diseñe la UAL pedida.

Solución

- El enunciado no propone ninguna técnica concreta para implementar el comparador de dos números de dos bits. Una forma de hacerlo consiste en emplear 2 comparadores de 1 bit.

Si el resultado de la comparación de x e y es: M, I y m, se cumple que:

$$M=1 \text{ si } x > y$$

$$I=1 \text{ si } x = y$$

$$m=1 \text{ si } x < y$$

La tabla de verdad que describe el funcionamiento del comparador de 2 bits se muestra en la Tabla 1.

x	y	M	I	m
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

Tabla 1: Tabla de verdad de un comparador de 1 bit

De la Tabla 1 se deducen las siguientes expresiones booleanas para M , I y m :

$$M = x \bar{y}$$

$$I = \bar{x} \bar{y} + x y = \overline{x \bar{y} + \bar{x} y}$$

$$m = \bar{x} y$$

y el correspondiente circuito lógico (ver Figura 1).

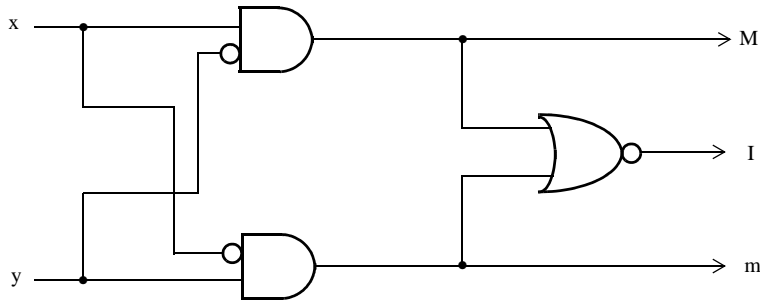


Figura 1: Circuito lógico de un comparador de 1 bit

Utilizando dos comparadores de este tipo con salidas M_i , I_i y m_i se generan las salidas M , I y m del comparador de 2 bits mediante las siguientes funciones booleanas:

$$M = M_1 + I_1 M_0$$

$$I = I_1 I_0$$

$$m = m_1 + I_1 m_0$$

La explicación de estas expresiones es inmediata:

$$\mathbf{x} > \mathbf{y} \text{ si } (x_1 > y_1) \text{ o } ((x_1 = y_1) \text{ y } (x_0 > y_0))$$

$$\mathbf{x} = \mathbf{y} \text{ si } (x_1 = y_1) \text{ y } (x_0 = y_0)$$

$$\mathbf{x} < \mathbf{y} \text{ si } (x_1 < y_1) \text{ o } ((x_1 = y_1) \text{ y } (x_0 < y_0))$$

La Figura 2 muestra el circuito lógico solicitado en este apartado obtenido a partir de las expresiones anteriores.

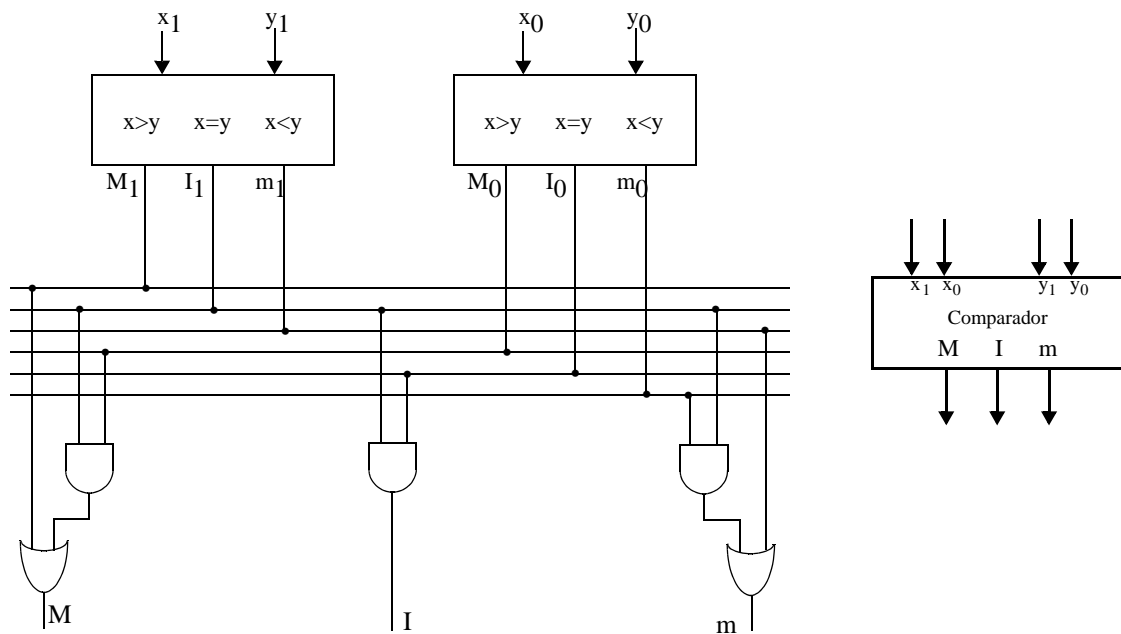


Figura 2: Circuito lógico de un comparador de dos números de 2 bits

B) Para calcular el tamaño de la memoria ROM necesaria hay que saber el número entradas y salidas del circuito.

- Entradas. Este circuito tiene **5 entradas**: 2 para la entrada de datos X (x_1x_0), 2 para la entrada de datos Y (y_1y_0) y una entrada de control (c) para la selección de la operación a realizar por el circuito. Esta última entrada de control va a tener el siguiente significado:
 - $c = 0$: resta
 - $c = 1$: división entera
- Salidas: Este circuito tiene **2 salidas**: el resultado de la diferencia y de la división entera de dos números de dos bits tiene tan sólo 2 bits.

Por tanto, el tamaño de la memoria ROM necesario para implementar el sumador es de: 2^5 palabras \times 2 bits/palabra. El significado de cada una de sus entradas y salidas se muestra en la Figura 3. Finalmente, en la Tabla 2 se muestra el contenido completo que debería tener la memoria ROM¹. Para realizar esta tabla se ha tenido en cuenta que se trata de números enteros sin signo y las condiciones propuestas en la tabla del enunciado:

- Resta: $R = X - Y$ ($R = 0$ si $Y > X$)
- División entera: $R = X / Y$ (Cociente entero) si $Y = 0 \rightarrow R = 0$

1. Para realizar esta tabla tan sólo se requiere tener claros los conceptos elementales de *resta* y de *división entera*, y no es necesario emplear nada de lo tratado en *Sección 4.6: Divisores binarios* del texto base de teoría, sección que no es materia de examen.

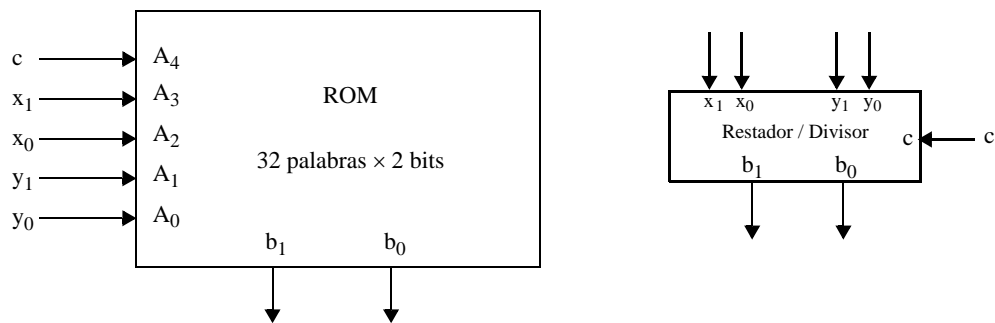


Figura 3: Sumador/Multiplicador diseñado con memoria ROM

Dirección memoria $c \ x_1 \ x_0 \ y_1 \ y_0$	Contenido
$A_4 \ A_3A_2 \ A_1A_0$	$b_1 \ b_0$
0 0 0 0 0	0 0
0 0 0 0 1	0 0
0 0 0 1 0	0 0
0 0 0 1 1	0 0
0 0 1 0 0	0 1
0 0 1 0 1	0 0
0 0 1 1 0	0 0
0 0 1 1 1	0 0
0 1 0 0 0	1 0
0 1 0 0 1	0 1
0 1 0 1 0	0 0
0 1 0 1 1	0 0
0 1 1 0 0	1 1
0 1 1 0 1	1 0
0 1 1 1 0	0 1
0 1 1 1 1	0 0

Dirección memoria $c \ x_1 \ x_0 \ y_1 \ y_0$	Contenido
$A_4 \ A_3A_2 \ A_1A_0$	$b_1 \ b_0$
1 0 0 0 0	0 0
1 0 0 0 1	0 0
1 0 0 1 0	0 0
1 0 0 1 1	0 0
1 0 1 0 0	0 0
1 0 1 0 1	0 1
1 0 1 1 0	0 0
1 0 1 1 1	0 0
1 1 0 0 0	0 0
1 1 0 0 1	1 0
1 1 0 1 0	0 1
1 1 0 1 1	0 0
1 1 1 0 0	0 0
1 1 1 0 1	1 1
1 1 1 1 0	0 1
1 1 1 1 1	0 1

Tabla 2: Contenido de la memoria ROM

- C) En la Figura 4 se muestra el diseño de la UAL pedida en el problema donde se han utilizado 4 multiplexores para seleccionar el valor adecuado a colocar en la salida, gobernados por las entradas de control c_1 y c_0 . También la entrada de control de la UAL c_0 se utiliza para seleccionar la operación a realizar por el Restador/Divisor.

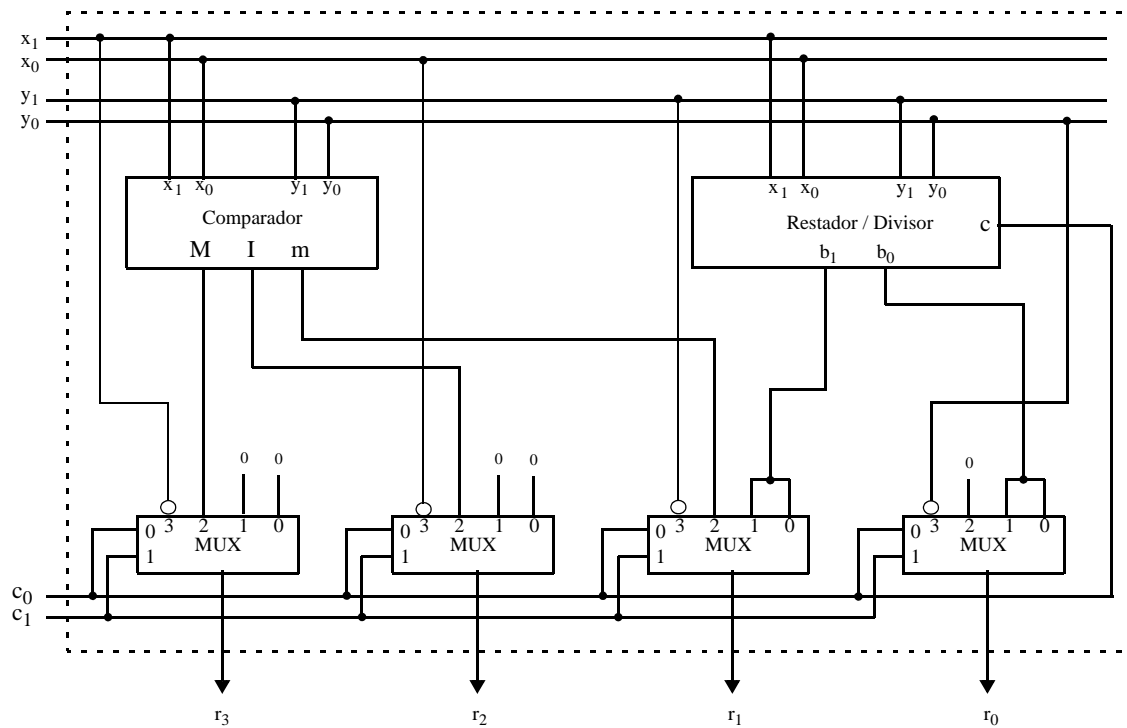


Figura 4: UAL pedida en el problema