Convertidor de un nº de 3 bits representado en S-M a C-1 (figura 5.4 del texto)

Nos planteamos el problema de diseñar un convertidor de números positivos y negativos representados en S-M a los mismos números representados en C-1.

La solución del problema consiste en calcular las expresiones lógicas de Y_2, Y_1 e Y_0 que son las salidas del circuito y que representan en C-1 al número de entrada representado en S-M mediante las variables de entrada X_2, X_1 y X_0. Es decir, tenemos que diseñar un circuito en el que, cuando le entre una palabra de tres bis que en S-M representa un nº decimal, presente en su salida una palabra también de tres bits y que sea la correspondiente al mismo número decimal, pero ahora expresado en C-1. Así, por ejemplo, si al circuito a diseñar le entra la palabra 110 que en S-M representa al nº -2 debe presentar a la salida la palabra 101 que también representa -2, pero ahora en C-1, Es decir, debe convertir la palabra de entrada 110 en la de salida 101 y, de igual forma debe realizar la conversión del resto de las palabras de entrada.

Por tanto, lo primero que tenemos que hacer es construir la tabla de verdad en la que figuren todos y cada uno de los números positivos y negativos que podemos representar con palabras (no texto) de tres bits (desde -3 a +3, no podemos representar más con sólo tres bits), tanto en S-M como en C-1 (estas son las tablas de la figura 5.4). Como podemos observar, los números positivos coinciden en ambas representaciones, mientras que los números negativos en C-1 son los complementados de la representación en S-M (vea figura 5.1, 5.2 y 5.3).

Así, la tabla de verdad del convertidor a diseñar es:

Nº DECIMAL equivalente	**ENTRADAS** Representación en S-M del nº DECIMAL			**SALIDAS** Representación en C-1 del nº DECIMAL		
	X2 (MSB) signo	X1	X0 (LSB)	Y2 (MSB) signo	Y1	Y0 (LSB)
+3	0	1	1	0	**1**	**1**
+2	0	1	0	0	**1**	0
+1	0	0	1	0	0	**1**
+0	0	0	0	0	0	0
-0	1	0	0	**1**	**1**	**1**
-1	1	0	1	**1**	**1**	0
-2	1	1	0	**1**	0	**1**
-3	1	1	1	**1**	0	0

Como lo que tenemos que obtener son las expresiones lógicas de Y_2, Y_1 e Y_0 en función de X_2, X_1 y X_0, lo que hacemos es sumar los términos mínimos correspondientes a las variables de entrada, X_2, X_1 y X_0, que hacen que cada una de las Y_i tome el valor 1.

Si empezamos por el bit más significativo (Y_2) observamos que coincide con el bit más significativo de la entrada, X_2. Por tanto ya podemos poner que $Y_2 = X_2$. Por tanto en el circuito es un hilo (ver circuito de la figura 5.4)

A continuación veamos que pasa con el siguiente bit, Y_1. Ahora, como su columna no coincide con ninguna de las de entrada, deberemos sumar los términos mínimos de las variables X_2, X_1 y X_0 que hacen que se verifique Y_1, o sea, que hacen que Y_1 tome el valor “1”.

Así,

$$Y_1 = \overline{X}_2 X_1 X_0 + \overline{X}_2 X_1 \overline{X}_0 + X_2 \overline{X}_1 \overline{X}_0 + X_2 \overline{X}_1 X_0$$

Sacando factor común $\overline{X}_2 X_1$ de los dos primeros términos mínimos y $X_2 \overline{X}_1$ de los dos últimos, obtenemos:

$Y_1 = \overline{X}_2 X_1 + X_2 \overline{X}_1 = X_2 \oplus X_1$ (Ver la función XOR en la pag 55).

De forma análoga se obtiene la expresión de Y_0. Resultando: $Y_0 = X_2 \oplus X_0$

Resumiendo, las expresiones que hemos obtenido son:

$Y_2 = X_2$

$Y_1 = X_2 \oplus X_1$

$Y_0 = X_2 \oplus X_0$

Y el circuito que las implementa es el que aparece en la parte inferior de la figura 5.4.

*****