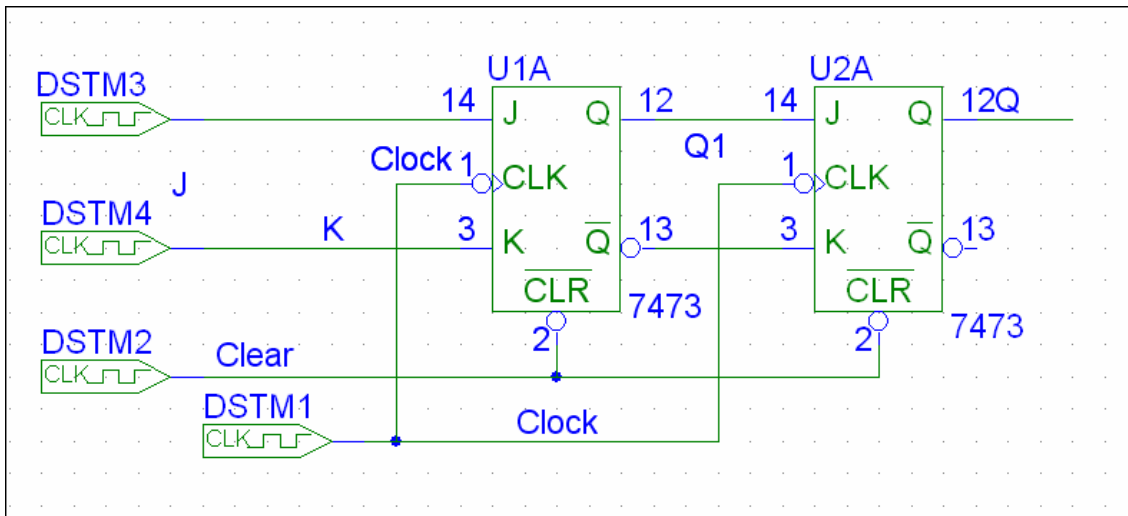


## Análisis de un circuito con dos biestables J-K

El circuito a analizar es el de la siguiente figura:



Si observamos este circuito vemos que:

1°. El circuito es síncrono, ya que el reloj controla a los dos biestables. Por lo tanto, como los biestables SN7473 se disparan con las bajadas del reloj, los cambios que tengan lugar en el circuito deben ocurrir en estas bajadas.

2°. El primer biestable tiene las entradas J y K independientes, luego funciona como un biestable J-K. Sin embargo, al 2° biestable le entra las salidas del 1° de forma que la Q actúa como señal de entrada J y noQ como señal de entrada K, luego este biestable actúa como biestable D (recordemos al biestable D construido con R-S, fig. 9.26, pag. 452 del texto, con J-K es igual). Por tanto la función de este biestable es un retardo. De todos modos, si no nos damos cuenta de que es un biestable D, no pasa nada, porque lo que debemos hacer es analizar su funcionamiento directamente y punto por punto, como veremos a continuación.

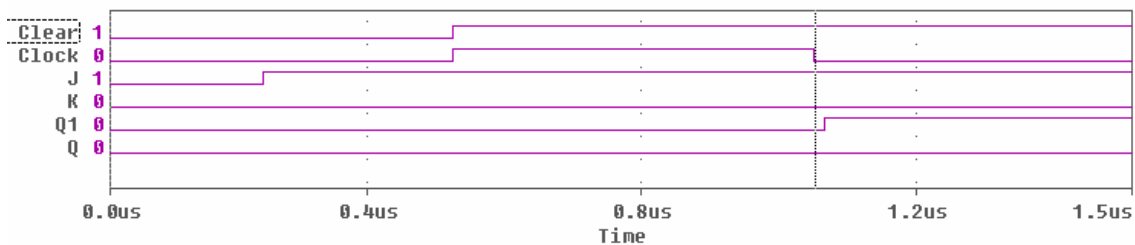
3°. En los circuitos secuenciales tenemos que tener en cuenta el tiempo y, dado que los biestables están en serie y que cada biestable introduce un retardo, la señal de salida que aparece en la salida del circuito es la debida a la entrada que tiene lugar en un incremento de tiempo anterior y mayor a un periodo del reloj.

Pasemos ahora al análisis paso a paso del funcionamiento del circuito viendo las respuestas de los biestables para cada configuración de entrada y teniendo en cuenta en cada momento el estado anterior de los biestables.

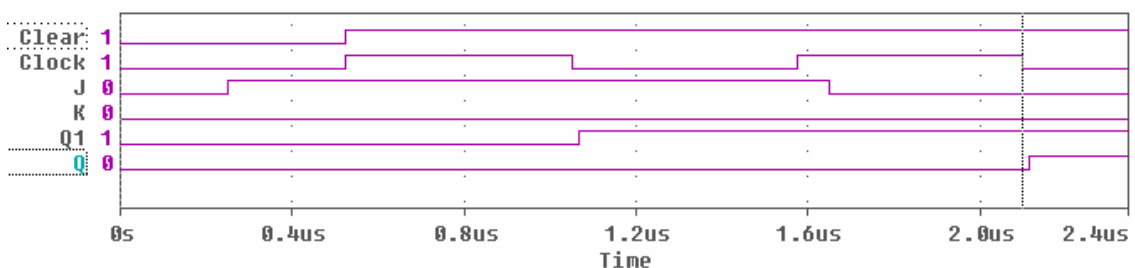
a) Inicialmente, suponemos que los biestables están a “0” y que las señales de entrada son  $J=K=0$ . En este caso, en la siguiente bajada del reloj, el

primer J-K no cambia de estado y su salida, Q1, es “0”. En este instante el segundo biestable sigue en su estado inicial porque aún no ha podido responder al valor de su entrada que es la salida del primer biestable (Q1), luego Q=0.

- b) Si en un momento dado las señal de entrada J pasa a “1” y K sigue en “0”, entonces, casi coincidiendo con la bajada del reloj (en realidad retardada el tiempo que tardan en cambiar de estado las puertas que forman parte del biestable), el primer biestable cambia de estado pasando a “1”. Por tanto, Q1=1. En ese mismos instante de bajada del reloj el valor de las entradas del segundo biestable aún no han cambiado, por lo que sus entradas son J=K=0 y su salida es Q=0. El cronograma ampliado de esta parte del funcionamiento del circuito lo mostramos en la siguiente figura.

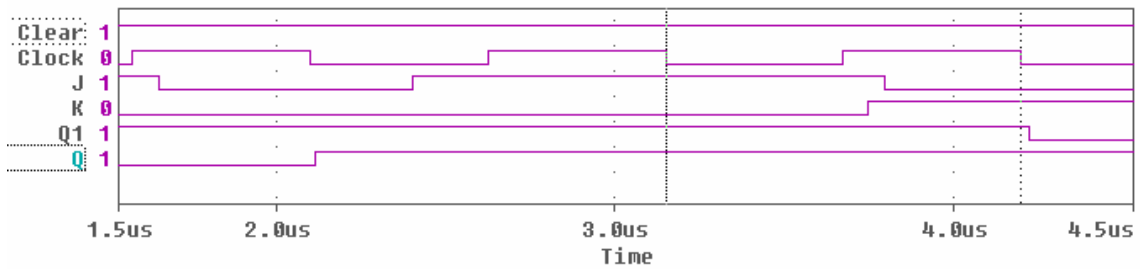


- c) Supongamos que, a continuación, la entrada J vuelve al estado de “0” y K sigue en “0”, entonces (en la siguiente baja del reloj) el primer biestable permanecerá en el mismo estado, Q1=1, pero en ese mismos instante de bajada del reloj el valor de las entradas al segundo biestable son J=1 y K=0, por lo que cambiará de estado (tras un pequeño retardo) y su salida pasa a ser Q=1. El cronograma ampliado de esta parte del funcionamiento del circuito lo mostramos en la siguiente figura.



- d) Si en la siguiente bajada del reloj la entrada J ha pasado a “1” y K se ha mantenido en “0”, las salidas de los biestables permanecerán en “1”. Así, Q1=1 y Q=1.
- e) Si la entrada K pasa a “1” y J pasa a cero, de forma que en la siguiente bajada del reloj la configuración de entrada para el pimer biestable es J=0 y K=1, este biestable cambiará de estado, pasando a “0”, mientras que el

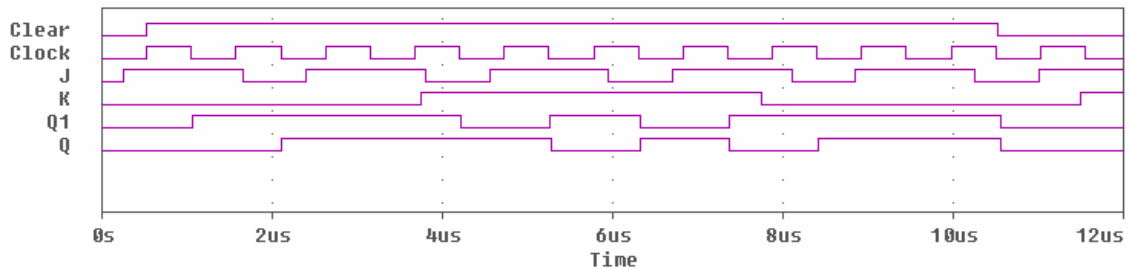
segundo permanecerá en “1”. El cronograma ampliado de estas dos bajadas del reloj (caso d y e) las mostramos en la siguiente figura.



Si observamos a las señales de entrada en el intervalo de tiempo comprendido entre 3 y 4us vemos que hay un pequeño tiempo durante el cual  $J=K=1$  y el reloj también es 1. Según la tabla de verdad del biestable J-K debería cambiar de estado. Esto es cierto si los biestables se disparan por niveles, pero como en este caso los biestables se disparan en los flancos negativos del reloj y durante el tiempo que dura esa configuración de entrada no hay ninguna bajada del reloj, el primer biestable no cambia de estado y, por tanto, tampoco lo hace el segundo.

De igual forma seguiremos analizando el comportamiento del circuito para cada una de las posibles configuraciones de entrada.

Así el cronograma completo para unas determinadas señales de entrada es el siguiente:



Sin embargo, una forma más rápida de realizar el análisis de este circuito es teniendo en cuenta el hecho de que el segundo biestable es tipo D, que sabemos que introduce un retardo y que, al ser síncrono, el retardo es justo la duración de un periodo del reloj, puesto que, si con una bajada del reloj se produce el cambio del primer biestable, con la siguiente bajada lo hará el segundo. Por tanto, a partir de las señales J, K y Ck obtenemos la salida del primer biestable y la del segundo la obtenemos sin más que desplazando dicha señal, Q1, hacia la derecha (la retardamos) un periodo de reloj, como podemos observar en el cronograma anterior.

\*\*\*\*\*