

Mayo 95

Contadores síncronos reversibles. Diagrama de transición de estados y síntesis con lógica programable y biestables D.

(3 bits).

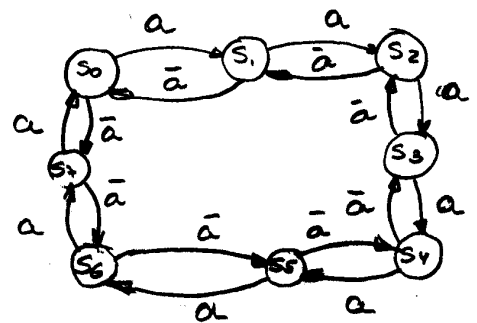
3 bits  $\Rightarrow$  3 biestables "D"  $\Rightarrow$   $\begin{cases} Q_2 \Rightarrow D_2 \\ Q_1 \Rightarrow D_1 \\ Q_0 \Rightarrow D_0 \end{cases}$

Reversible  $\Rightarrow$  1 entrada ascendente  $\bar{a}$   $\Rightarrow$   $\begin{cases} a=1 \Rightarrow$  ascendente \\  $a=0 \Rightarrow$  descendente \end{cases}

Diagrama de transición de estados y tab. verdad

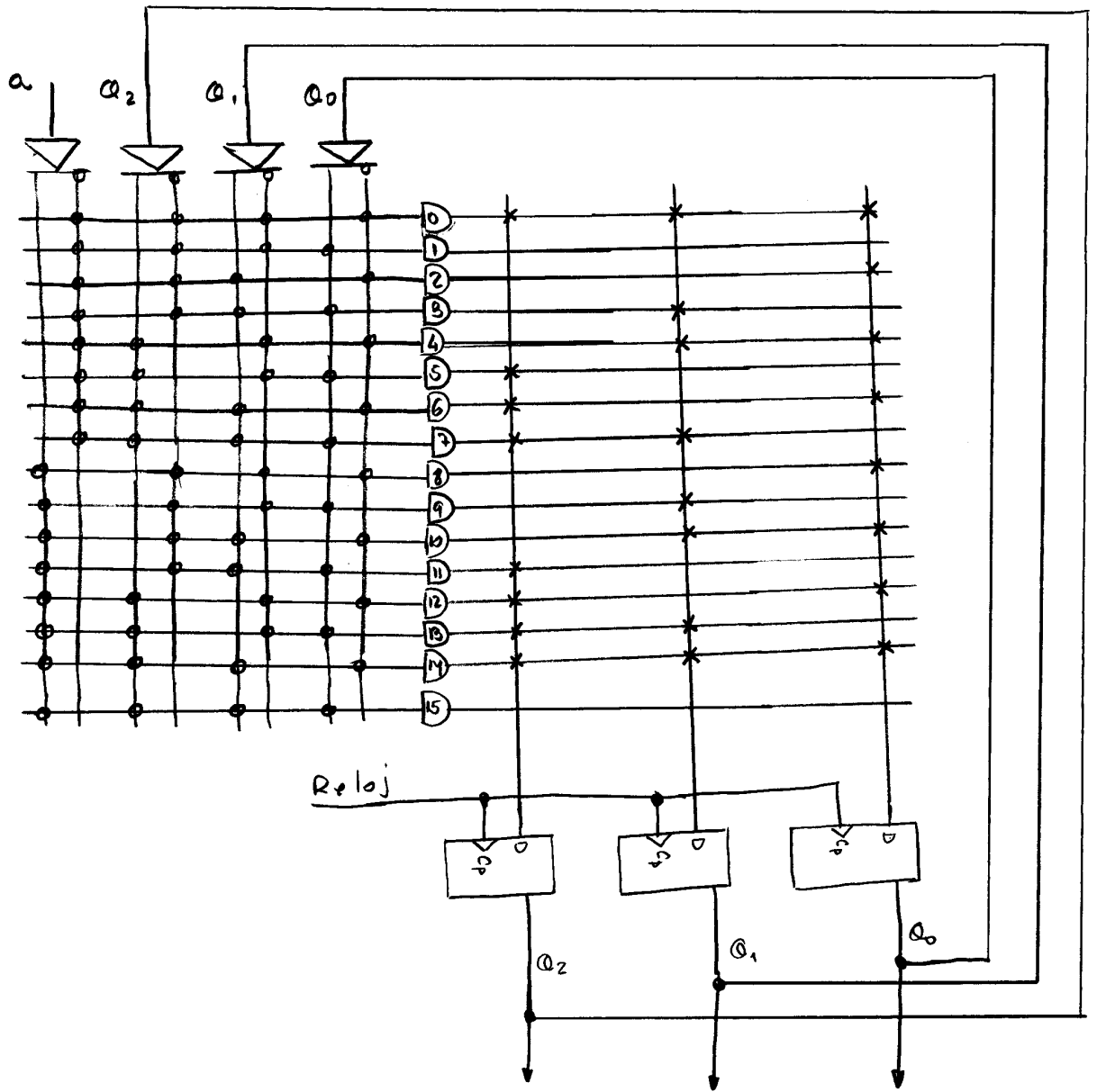
$a$	$Q_2$	$Q_1$	$Q_0$	$Q_{2+1}$	$Q_{1+1}$	$Q_{0+1}$
0	0	0	0	1	1	1
0	0	0	1	0	0	0
0	0	1	0	0	0	1
0	0	1	1	0	1	0
0	1	0	0	0	1	1
0	1	0	1	1	0	0
0	1	1	0	1	0	1
0	1	1	1	1	1	0
1	0	0	0	0	0	1
1	0	0	1	0	1	0
1	0	1	0	0	1	1
1	0	1	1	1	0	0
1	1	0	0	1	0	1
1	1	0	1	1	1	0
1	1	1	0	1	1	1
1	1	1	1	0	0	0

Al ser biestables D el valor de  $D_i = Q_{i+1}$

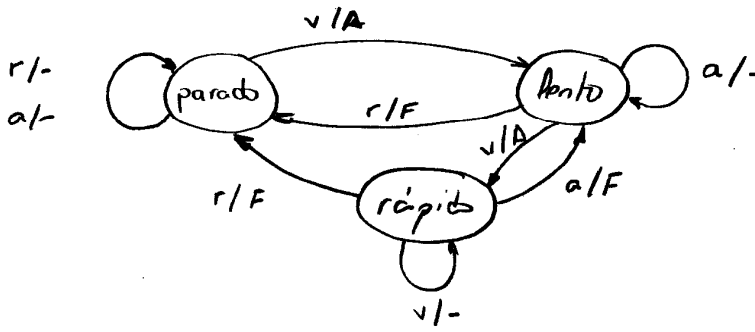


La síntesis más sencilla de implementar con PLD es con PROM, ya que aunque el circuito es más complejo es el método más rápido.

PROM  $\Rightarrow$   $\begin{cases} 4 \text{ entradas} \\ 3 \text{ salidas} \\ 3 \text{ biestables D} \end{cases}$



Septiembre 95



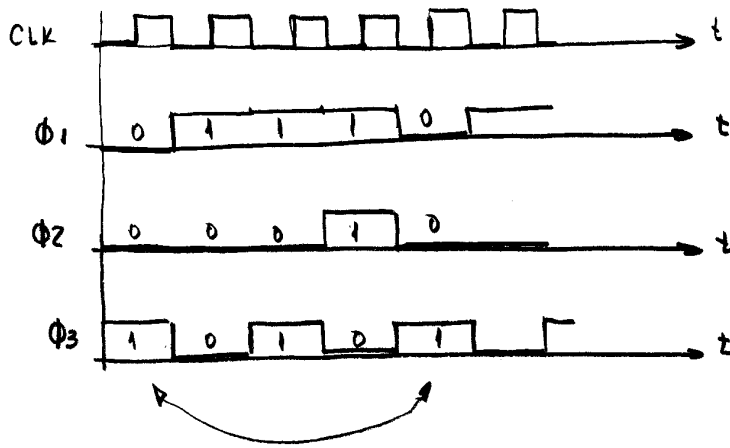
$Q_1 \downarrow Q_0$   
 Estado { parado (00)  
           lento (01)  
           rápido (10)  
 Entradas { rojo (r)  
           amarillo (a)  
           verde (v)  
 Salidas { acelerar (A)  
           frenar (F)

r	a	v	$Q_1$	$Q_0$	$Q_1$	$Q_0$	A	F	J	K	$J_0$	$K_0$
1	0	0	0	0	0	0	0	0	0	X	0	X
0	1	0	0	0	0	0	0	0	0	X	0	X
0	0	1	0	0	0	1	1	0	0	X	1	X
Resto			0	0	IMPOSIBLE							
1	0	0	0	1	0	0	0	1	0	X	X	1
0	1	0	0	1	0	1	0	0	0	X	X	0
0	0	1	0	1	1	0	1	0	1	X	X	1
Resto			0	1	IMPOSIBLE							
1	0	0	1	0	0	0	0	1	X	1	0	X
0	1	0	1	0	0	1	0	1	X	1	1	X
0	0	1	1	0	1	0	0	0	X	0	0	X
RESTO			1	0	IMPOSIBLE							
X X X			1	1	IMPOSIBLE							

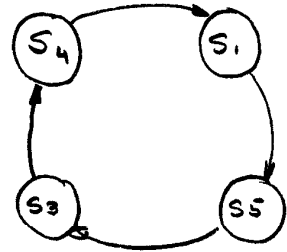
$Q$	$Q_{n+1}$	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0



Septiembre 95



$Q_3$	$Q_2$	$Q_1$	$Q_3$	$Q_2$	$Q_1$
1	0	0	0	0	1
0	0	1	1	0	1
1	0	1	0	1	1
0	1	1	1	0	0

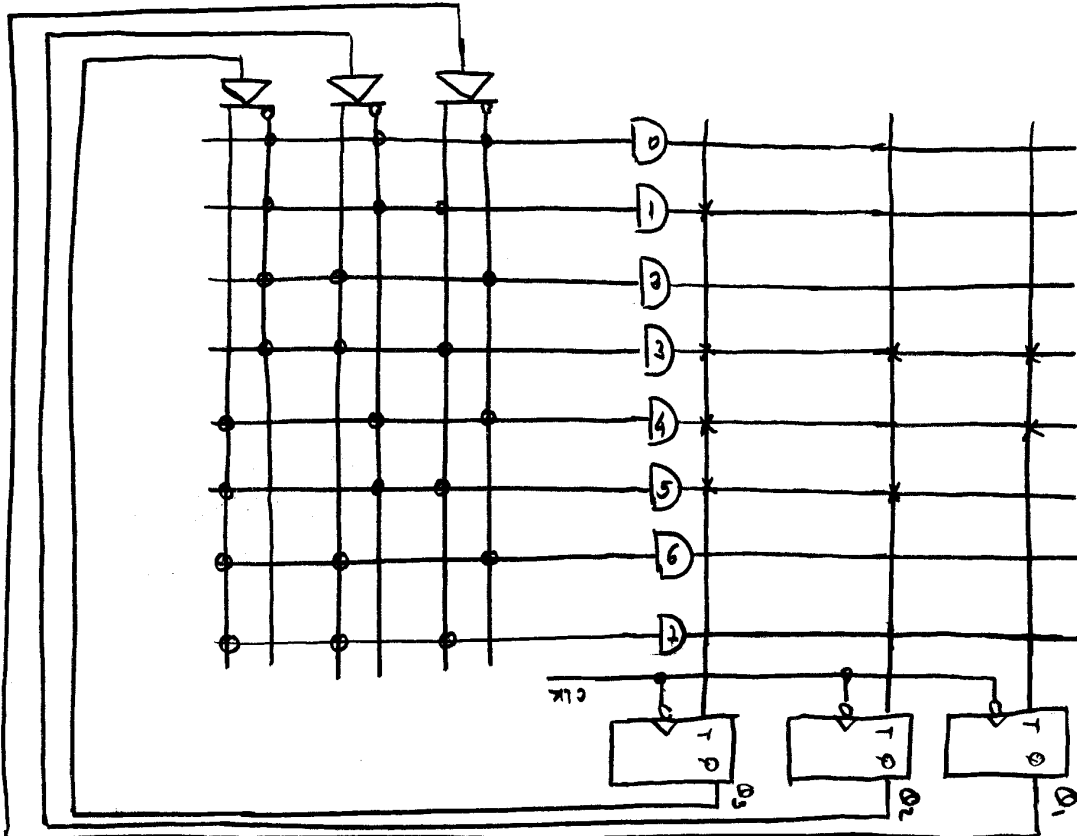


$Q_3$	$Q_2$	$Q_1$	$Q_3$	$Q_2$	$Q_1$	$T_3$	$T_2$	$T_1$
1	0	0	0	0	1	1	0	1
0	0	1	1	0	1	1	0	0
1	0	1	0	1	1	1	1	0
0	1	1	1	0	0	1	1	1

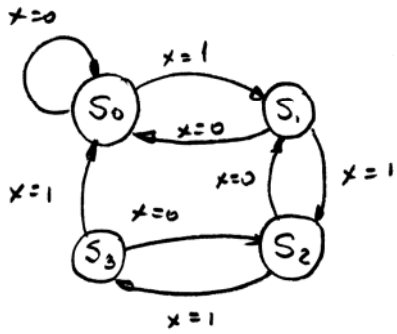
$$T_3 = \overset{\textcircled{4}}{Q_3 \bar{Q}_2 \bar{Q}_1} + \overset{\textcircled{1}}{\bar{Q}_3 \bar{Q}_2 Q_1} + \overset{\textcircled{5}}{Q_3 \bar{Q}_2 Q_1} + \overset{\textcircled{2}}{\bar{Q}_3 Q_2 Q_1}$$

$$T_2 = \overset{\textcircled{5}}{Q_3 \bar{Q}_2 Q_1} + \overset{\textcircled{4}}{\bar{Q}_3 Q_2 Q_1}$$

$$T_1 = \overset{\textcircled{4}}{Q_3 \bar{Q}_2 \bar{Q}_1} + \overset{\textcircled{3}}{\bar{Q}_3 Q_2 Q_1}$$



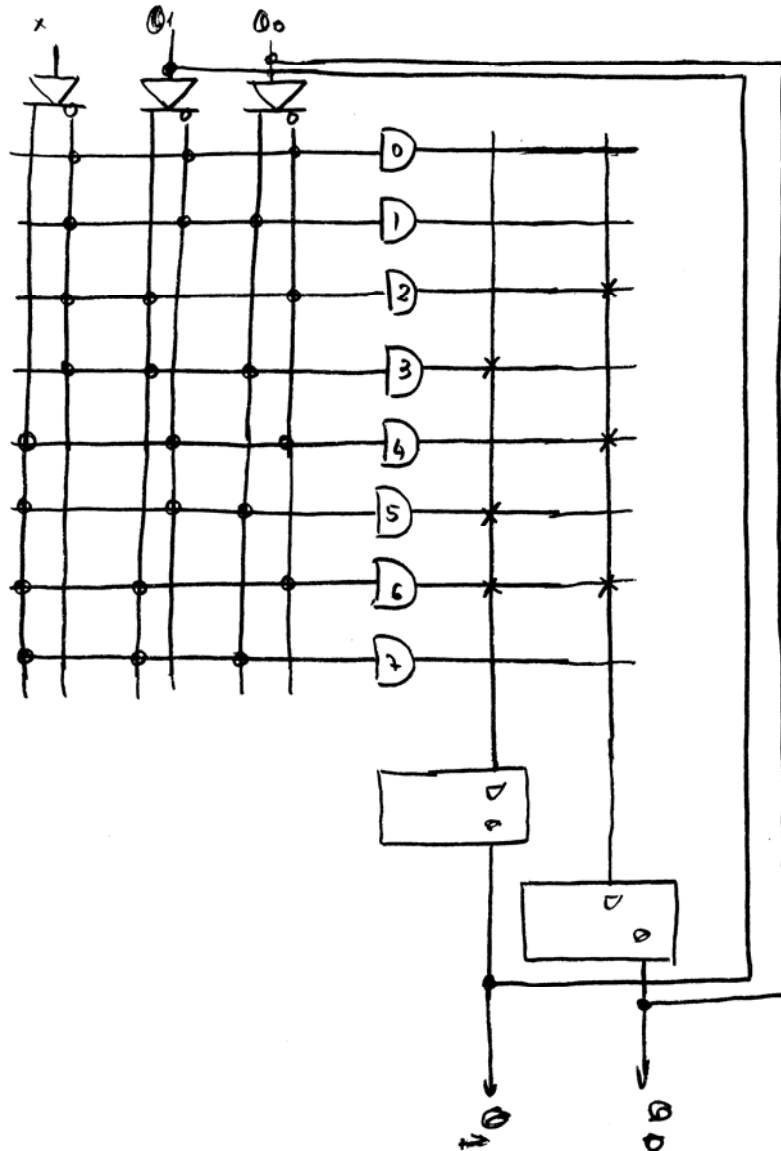
Mayo 96



$x$	$D_1$	$D_0$	$Q_1$	$Q_0$	$D_1$	$D_0$
0	0	0	0	0	0	0
1	0	0	0	1	0	1
0	0	1	0	0	0	0
1	0	1	1	0	1	0
0	1	0	0	1	0	1
1	1	0	1	1	1	1
0	1	1	1	0	1	0
1	1	1	0	0	0	0

$$D_1 = \sum m(5, 6, 3)$$

$$D_0 = \sum m(4, 2, 6)$$



Junio 96.

- Estructura general de los registros de desplazamiento
- Proponer el diseño de un reg. de desplazamiento unidireccional de 2 bits con posibilidad de entrada serie y paralelo.  
Entradas de reloj y clear.

Problema E 9.8 de libro de problemas

✓ Junio 97 / Septiembre 2001 (Reserva)

- Contadores binarios asíncronos
- Diseñar un contador asíncrono de 3 bits.

Problema E.9.5 de libro de problemas

Mayo 98

Circuitos contadores

✓ Septiembre 2002 / Junio 2003

Contadores síncronos

E.9.7

Junio 98

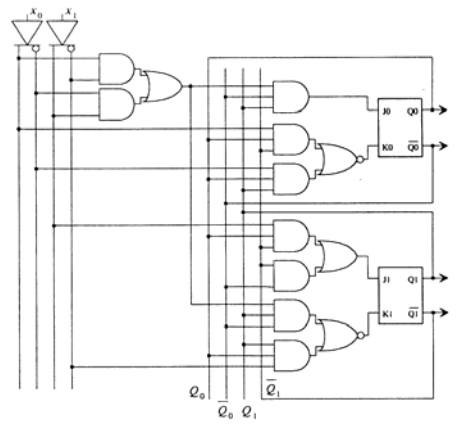
$$J_0 = (x_0 \oplus x_1) \bar{Q}_0 Q_1$$

$$K_0 = \overline{x_0 Q_0 \bar{Q}_1 + \bar{x}_0 Q_0 Q_1}$$

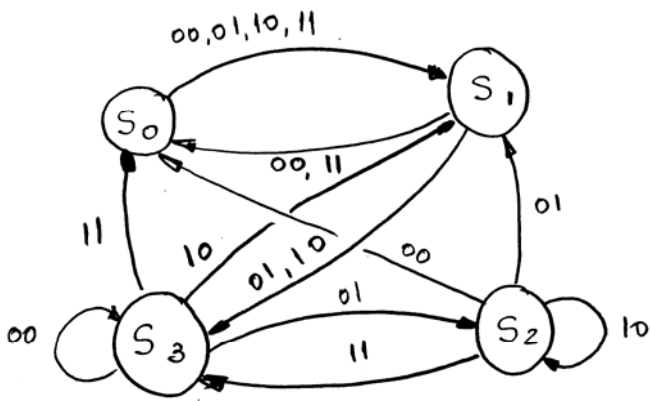
$$K_0 = \overline{Q_0 (x_0 \oplus Q_1)}$$

$$J_1 = x_1 Q_0 \bar{Q}_1 + \bar{Q}_0 \bar{Q}_1 = \bar{Q}_1 (\bar{Q}_0 + Q_0 x_1) = \bar{Q}_1 (\bar{Q}_0 + x_1)$$

$$K_1 = \overline{((x_0 \oplus x_1) Q_1 \bar{Q}_0) + \bar{x}_1 Q_1 Q_0}$$



$x_0$	$x_1$	$Q_0$	$Q_1$	$J_0$	$K_0$	$J_1$	$K_1$	$Q_{0,t+1}$	$Q_{1,t+1}$
0	0	0	0	0	1	1	1	0	1
0	1	0	0	0	1	1	1	0	1
1	0	0	0	0	1	1	1	0	1
1	1	0	0	0	1	1	1	0	1
0	0	0	1	0	1	0	1	1	0
0	1	0	1	1	1	0	0	1	0
1	0	0	1	1	1	0	0	1	0
1	1	0	1	0	1	0	1	0	0
0	0	1	0	0	1	0	1	0	0
0	1	1	0	0	1	0	1	0	0
1	0	1	0	0	0	0	1	0	0
1	1	1	0	0	0	0	1	0	0
0	0	1	1	0	0	0	0	1	0
0	1	1	1	0	0	0	0	1	0
1	0	1	1	0	0	0	0	1	0
1	1	1	1	0	0	0	0	1	0



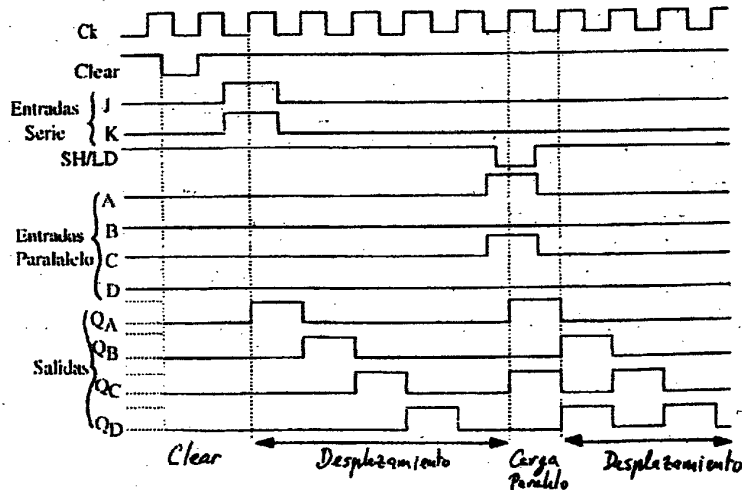
E 9.8



3. La figura adjunta muestra el cronograma de un registro de desplazamiento (tipo 74195) y la tabla de control de función.

- 3.1. Diseñar y dibujar el circuito correspondiente partiendo de cuatro bistables R-S que disponen también de entradas de "clear" y "reset". Recordar que el circuito debe incluir el control de carga serie y carga paralelo.
- 3.2. Explicar la evolución temporal de las señales en una secuencia de borrado, desplazamiento serie, carga y nuevo desplazamiento

Clear	SH/LD	Ck	ENTRADAS				SALIDAS						
			SERIE		PARALELO		Q <sub>A</sub>	Q <sub>B</sub>	Q <sub>C</sub>	Q <sub>D</sub>	Q̄ <sub>D</sub>		
			J	K̄	A	B						C	D
L	x	x	x	x	x	x	x	x	L	L	L	L	H
H	L	↑	x	x	a	b	c	d	a	b	c	d	d
H	H	L	x	x	x	x	x	x	Q <sub>A0</sub>	Q <sub>B0</sub>	Q <sub>C0</sub>	Q <sub>D0</sub>	Q̄ <sub>D0</sub>
H	H	↑	L	H	x	x	x	x	Q <sub>A0</sub>	Q <sub>A0</sub>	Q <sub>B0</sub>	Q <sub>C0</sub>	Q̄ <sub>C0</sub>
H	H	↑	L	L	x	x	x	x	L	Q <sub>A0</sub>	Q <sub>B0</sub>	Q <sub>C0</sub>	Q̄ <sub>C0</sub>
H	H	↑	H	H	x	x	x	x	H	Q <sub>A0</sub>	Q <sub>B0</sub>	Q <sub>C0</sub>	Q̄ <sub>C0</sub>
H	H	↑	H	L	x	x	x	x	Q̄ <sub>A0</sub>	Q <sub>A0</sub>	Q <sub>B0</sub>	Q <sub>C0</sub>	Q̄ <sub>C0</sub>



**Apartado 6 del tema 9, Registros de desplazamiento  
Problema E.9.9 del libro de problemas.**

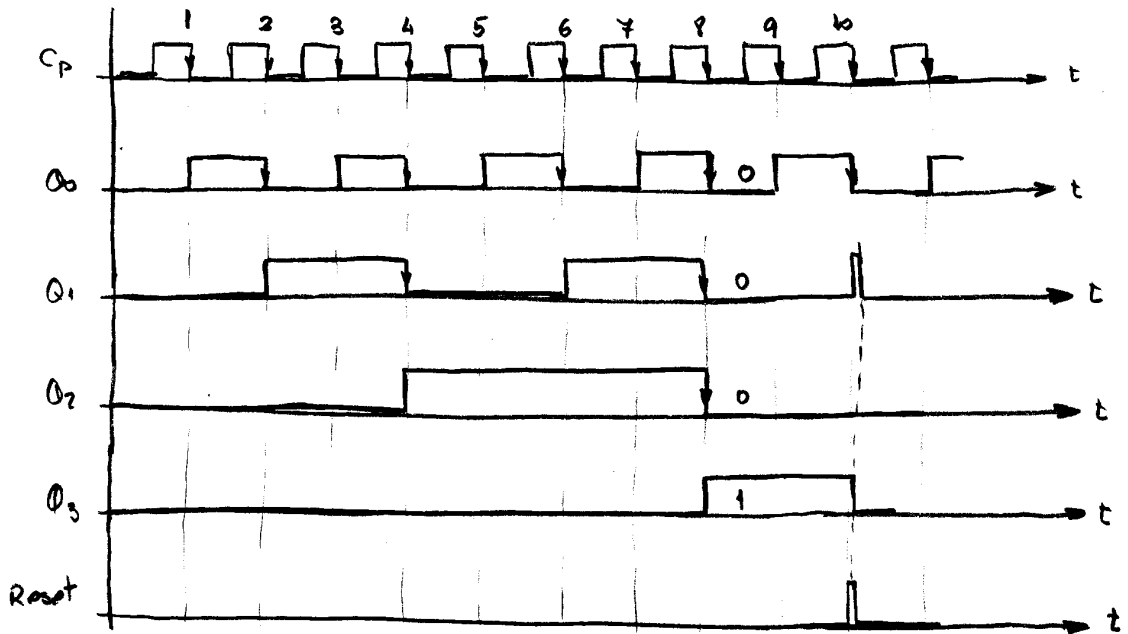
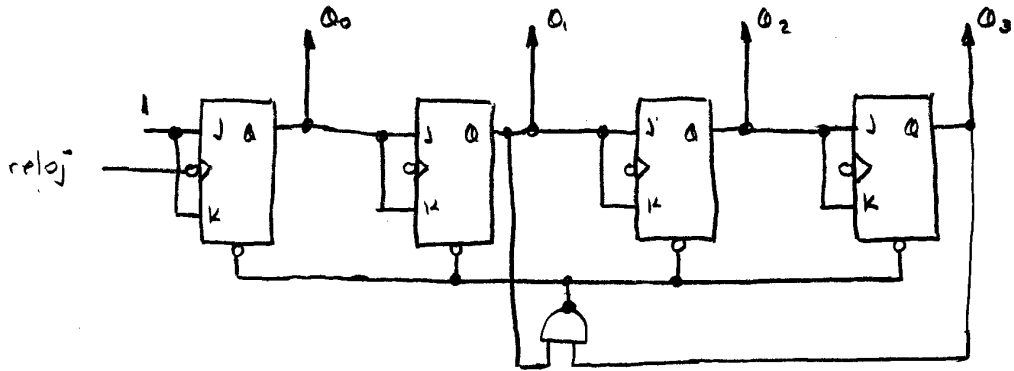
3. La tabla de la figura adjunta muestra las configuraciones binarias de un contador síncrono de cuatro bits y el valor de las señales de control necesarias para producir esas transiciones.
- 3.1. Explicar el significado de la tabla y obtener las ecuaciones de las distintas J y K en función de las Q que definen el estado actual.
- 3.2. Dibujar el circuito correspondiente a este contador síncrono de cuatro bits con acarreo paralelo y su conversión en reversible.

Estado Actual				Estado siguiente				Valor de las Señales de Control							
Q <sub>D</sub> <sup>n</sup>	Q <sub>C</sub> <sup>n</sup>	Q <sub>B</sub> <sup>n</sup>	Q <sub>A</sub> <sup>n</sup>	Q <sub>D</sub> <sup>n-1</sup>	Q <sub>C</sub> <sup>n-1</sup>	Q <sub>B</sub> <sup>n-1</sup>	Q <sub>A</sub> <sup>n-1</sup>	J <sub>D</sub>	K <sub>D</sub>	J <sub>C</sub>	K <sub>C</sub>	J <sub>B</sub>	K <sub>B</sub>	J <sub>A</sub>	K <sub>A</sub>
0	0	0	0	0	0	0	1	0	*	0	*	0	*	1	*
0	0	0	1	0	0	1	0	0	*	0	*	1	*	*	1
0	0	1	0	0	0	1	1	0	*	0	*	*	0	1	*
0	0	1	1	0	1	0	0	0	*	1	*	*	1	*	1
0	1	0	0	0	1	0	1	0	*	*	0	0	*	1	*
0	1	0	1	0	1	1	0	0	*	*	0	1	*	*	1
0	1	1	0	0	1	1	1	0	*	*	0	*	0	1	*
0	1	1	1	1	0	0	0	1	*	*	1	*	1	*	1
1	0	0	0	1	0	0	1	*	0	0	*	0	*	1	*
1	0	0	1	1	0	1	0	*	0	0	*	1	*	*	1
1	0	1	0	1	0	1	1	*	0	0	*	*	0	1	*
1	0	1	1	1	1	0	0	*	0	1	*	*	1	*	1
1	1	0	0	1	1	0	1	*	0	*	0	0	*	1	*
1	1	0	1	1	1	1	0	*	0	*	0	1	*	*	1
1	1	1	0	1	1	1	1	*	0	*	0	*	0	1	*
1	1	1	1	0	0	0	0	*	0	*	1	*	1	*	1

**Apartado 5.2 del tema 9, Contadores síncronos**

Septiembre 99 (2)

- Divisor por 10  $\Rightarrow$  4 básculas JK
- Contador asincrónico  $\Rightarrow$  reloj 1<sup>a</sup> bás./salida de cada una a entrada de la siguiente
- Reset al llegar al  $n=10$



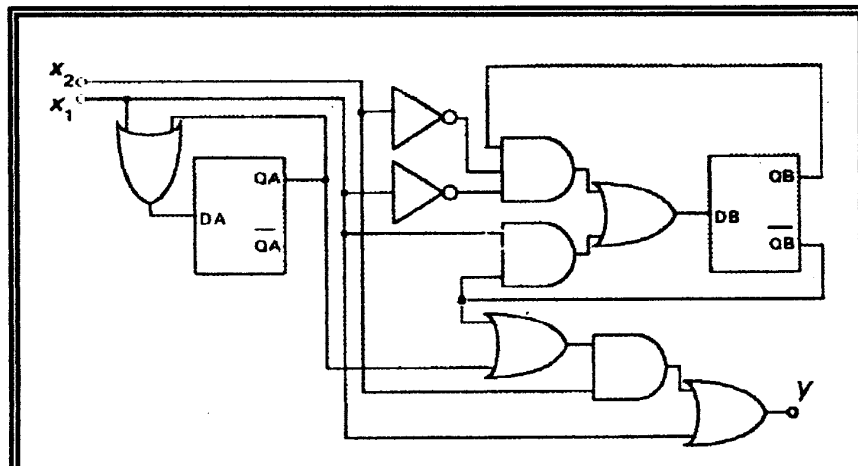
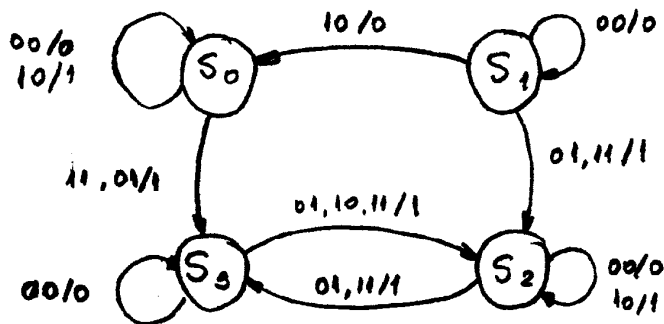
Mayo 2000 (2)

$x_2$	$x_1$	$D_A$	$D_B$	$D_A$	$D_B$	$Y$
0	0	0	0	0	0	0
0	1	0	0	1	1	1
1	0	0	0	0	1	1
1	1	0	0	1	1	1
0	0	0	1	0	1	0
0	1	0	1	1	0	1
1	0	0	1	0	0	0
1	1	0	1	1	0	1
0	0	1	0	1	0	0
0	1	1	0	1	1	1
1	1	1	0	1	1	1
0	0	1	1	1	1	0
0	1	1	1	1	0	1
1	0	1	1	1	0	1
1	1	1	1	1	0	1

$$D_A = x_1 + D_A$$

$$D_B = D_B \bar{x}_2 \bar{x}_1 + x_1 \bar{D}_B$$

$$Y = x_1 + x_2 (D_A + \bar{D}_B)$$

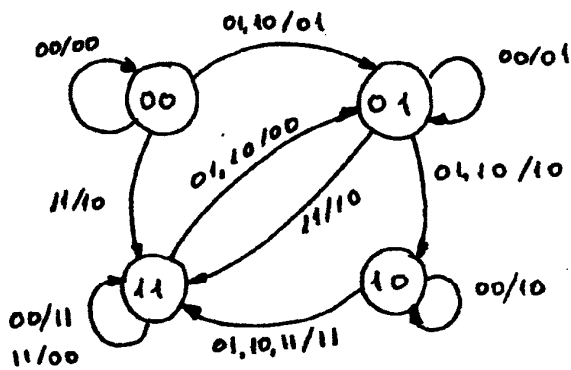


E.9.4

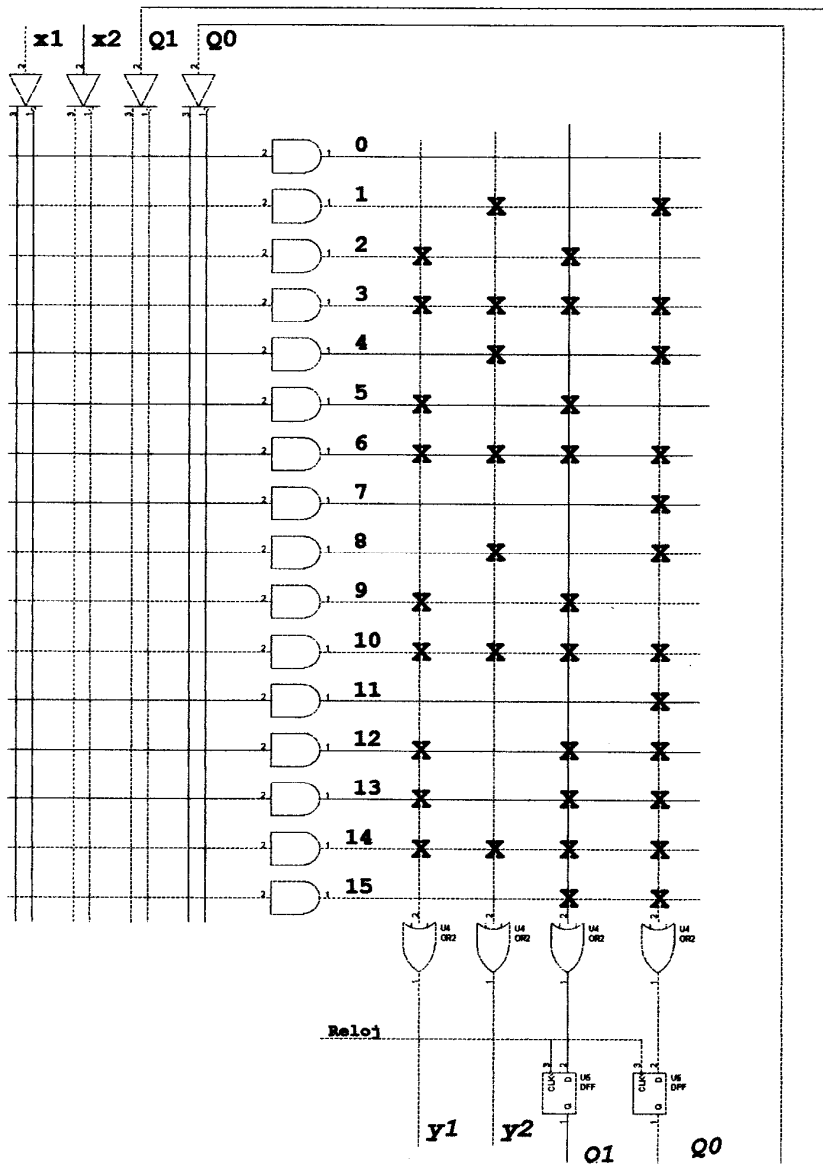
Junio 2000 (3)

con PLDs y básculas D

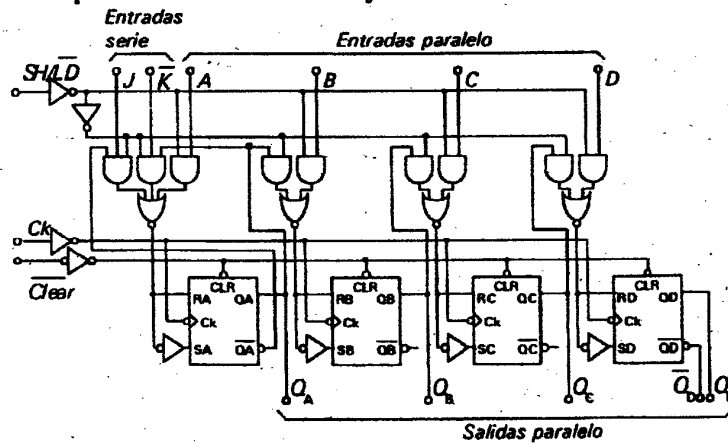
$Q_1$   $Q_0$   $y_1$   $y_2$



$x_1$	$x_2$	$Q_1$	$Q_0$	$Q_1$	$Q_0$	$y_1$	$y_2$
0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0
0	0	1	0	1	0	0	0
0	0	1	1	1	1	0	0
0	1	0	0	0	0	0	0
0	1	0	1	0	1	0	0
0	1	1	0	1	0	0	0
0	1	1	1	1	1	0	0
1	0	0	0	0	0	0	0
1	0	0	1	0	1	0	0
1	0	1	0	1	0	0	0
1	0	1	1	1	1	0	0
1	1	0	0	0	0	0	0
1	1	0	1	0	1	0	0
1	1	1	0	1	0	0	0
1	1	1	1	1	1	0	0



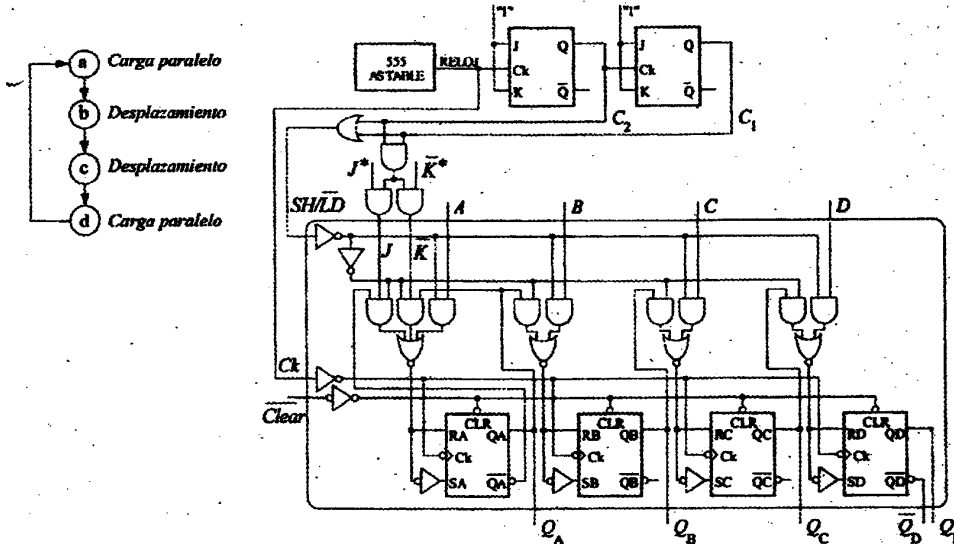
El circuito de la figura adjunta es un registro de desplazamiento bidireccional. Explicar su funcionamiento y obtener las expresiones lógicas de RA, RB, RC y RD para situaciones de carga serie, carga paralelo y desplazamiento serie. Construir la tabla de verdad y el cronograma correspondiente a la operación de carga de un "1" y desplazamiento serie, teniendo en cuenta que los biestables se disparan a las subidas del reloj.



**Junio 2001**

**3. Registros de desplazamiento:**

- 3.1. Explicar la estructura general de los registros de desplazamiento.
- 3.2. Analizar el circuito de la figura y comprobar que se trata de un registro de desplazamiento que sigue la secuencia de modos de funcionamiento del diagrama adjunto:



**Apartado 6 del tema 9, Registros de desplazamiento**

Sigue la secuencia de funcionamiento, ya que se conecta a un contador asíncrono de 2 bits al que se le mete el reloj de un circuito de tiempo 555, lo que provoca que la secuencia de cuenta sea 0,1,2,3,0..... El reloj se mete al reloj del registro de desplazamiento.

Secuencia	C2	C1	SH / LD	Operación	
0	0	0	0	Carga paralelo	
1	0	1	1	Carga serie	Desplazamiento con entrada de un "1" en QA
2	1	0	1	Carga serie	Desplazamiento con entrada de un "1" en QA y traspaso de QA a QB
3	1	1	1	Carga serie	Desplazamiento con entrada en QA dependiendo de los valores de J* y K* y traspaso de QA a QB

Por lo tanto no sigue exactamente la secuencia indicada.

**EXAMENES**

Hay numerosas preguntas teóricas referentes a contadores asincrónicos, sincrónicos y registros de desplazamiento

Junio del 2003 / Septiembre 2001

1. Resumen de los problemas propios de los contadores asincrónicos.
2. Explicar, para el caso de tres bits, cómo resuelve estos problemas un contador síncrono.
3. Síntesis con JK de un contador reversible de 3 bits.

Diagrama de estados

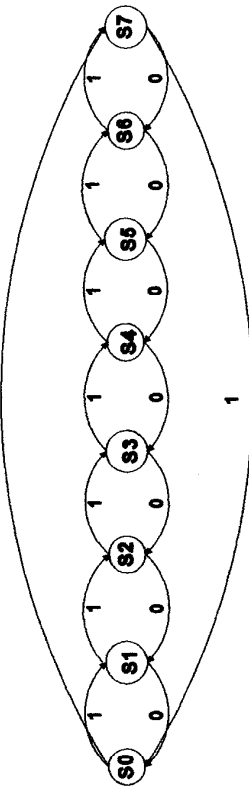


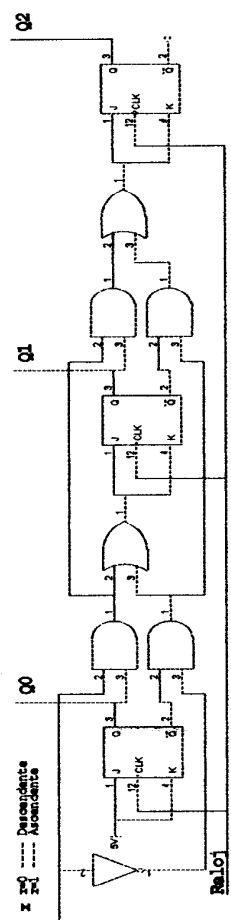
Tabla de la verdad de las transiciones

Z	Estado Inicial			Estado Final			Excepciones a Intervalo		
	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	$J_1$	$J_0$	$K_0$
0	0	0	0	1	1	1	1	1	1
1	0	0	1	0	0	0	1	1	1
2	0	1	0	1	1	0	1	1	1
3	0	1	1	0	0	1	1	1	1
4	1	0	0	1	1	1	1	1	1
5	1	0	1	0	0	0	1	1	1
6	1	1	0	1	1	0	1	1	1
7	1	1	1	0	0	1	1	1	1
8	1	1	1	1	1	1	1	1	1

$\bar{x}$	$J_1$			$K_0$			
	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$	
x	0	1	3	2	X	X	1
x	4	5	7	6	X	X	1
x	12	13	15	14	X	X	1
x	8	9	11	10	X	X	1

$\bar{x}$	$J_1 = xQ_0 + \bar{x}Q_0$			$K_1 = xQ_0 + \bar{x}Q_0$		
	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$
x	1	0	X	X	0	1
x	1	0	X	X	0	1
x	0	1	X	X	1	0
x	0	1	X	X	1	0

$\bar{x}$	$J_2 = x(Q_1Q_0) + \bar{x}(Q_1Q_0)$			$K_2 = x(Q_1Q_0) + \bar{x}(Q_1Q_0)$		
	$Q_2$	$Q_1$	$Q_0$	$Q_2$	$Q_1$	$Q_0$
x	1	0	0	0	X	X
x	X	X	X	X	0	0
x	X	X	X	X	0	0
x	0	0	1	0	X	X



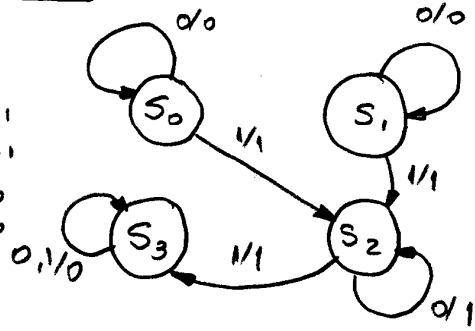
Junio 2002 / Septiembre 2002 (Reserva)

Sintetizar con básculas JK

Estados = 4  $\Rightarrow$  2 básculas  $\left. \begin{matrix} Q_1 \Rightarrow J_1 \\ Q_0 \Rightarrow J_0 \end{matrix} \right\} \begin{matrix} K_1 \\ K_0 \end{matrix}$

Entradas  $\Rightarrow x$

Salidas  $\Rightarrow y$



	x	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1,t+1</sub>	Q <sub>0,t+1</sub>	J <sub>1</sub>	K <sub>1</sub>	J <sub>0</sub>	K <sub>0</sub>	y
0	0	0	0	0	0	0	X	0	X	0
1	1	0	0	1	0	1	X	0	X	1
2	0	0	1	0	1	0	X	X	0	0
3	1	0	1	1	0	1	X	X	1	1
4	0	1	0	1	0	X	0	0	X	1
5	1	1	0	1	1	X	0	1	X	1
6	0	1	1	1	1	X	0	X	0	0
7	1	1	1	1	1	X	0	X	0	0

Para completar J<sub>i</sub> y K<sub>i</sub> hay que tener en cuenta la tabla de respuesta de una báscula JK

Q	Q <sub>t+1</sub>	J	K
0	0	0	X
0	1	1	X
1	0	X	1
1	1	X	0

	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>
	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>
x	0	1	0	1
x	1	0	1	0

	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>
	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>
x	0	1	0	1
x	1	0	1	0

	Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>
	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>
x	0	1	0	1
x	1	0	1	0

J<sub>1</sub> = x  
K<sub>1</sub> = 0

J<sub>0</sub> = x Q<sub>1</sub>  
K<sub>0</sub> = x Q<sub>1</sub>

Q <sub>1</sub>	Q <sub>0</sub>	Q <sub>1</sub>	Q <sub>0</sub>
Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>	Q <sub>0</sub>
0	0	0	1
1	0	1	1

$y = Q_1 \bar{Q}_0 + x \bar{Q}_1$

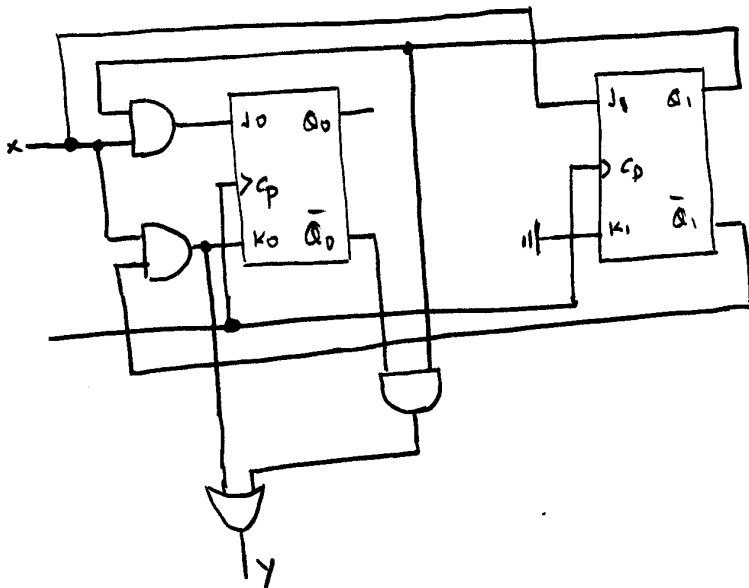
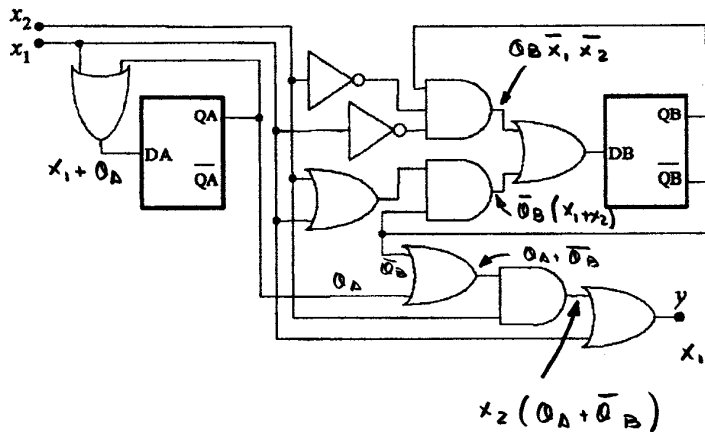


Tabla de cambios JK

Q	Q <sub>t+1</sub>		J	K
0	0	No cambiar Poner a 0	0	X
0	1	Cambiar Poner a 1	1	X
1	0	Cambiar Poner a 0	X	1
1	1	No cambiar poner a 1	X	0

**Junio 2003 / Septiembre 2003 (Reserva).**

2. Analice el **circuito secuencial** de la figura, presentando el resultado del análisis mediante las **expresiones lógicas** correspondientes, la **matriz funcional** y el **diagrama de transición de estados**.



Estados  $\Rightarrow$  2 básicul  $\Rightarrow$  4 estados

Matriz funcional

Salidas		$Q_B Q_A$			
		0 0	0 1	1 0	1 1
Entra	$Q_B Q_A$				
	0 0	$m_{00}$	$m_{01}$	$m_{02}$	$m_{03}$
	0 1	$m_{10}$	$m_{11}$	$m_{12}$	$m_{13}$
	1 0	$m_{20}$	$m_{21}$	$m_{22}$	$m_{23}$
1 1	$m_{30}$	$m_{31}$	$m_{32}$	$m_{33}$	

	$Q_B$	$Q_A$
$S_0$	0	0
$S_1$	0	1
$S_2$	1	0
$S_3$	1	1



$m_0 \Rightarrow$  Estado entrada  $\Rightarrow Q_B Q_A = 00 \Rightarrow D_A = x_1 + 0 = x_1$   
 $D_B = x_1 + x_2$

Salidas

$$\begin{cases} m_{00} = \bar{D}_B \bar{D}_A \Rightarrow \bar{x}_1 \overline{(x_1 + x_2)} = \bar{x}_1 \cdot \bar{x}_1 \cdot \bar{x}_2 = \bar{x}_1 \bar{x}_2 \\ m_{01} = \bar{D}_B D_A \Rightarrow \overline{x_1 + x_2} \cdot x_1 = \bar{x}_1 \bar{x}_2 x_1 = 0 \\ m_{02} = D_B \bar{D}_A \Rightarrow (x_1 + x_2) \bar{x}_1 = \bar{x}_1 x_1 + \bar{x}_1 x_2 = \bar{x}_1 x_2 \\ m_{03} = D_B D_A \Rightarrow (x_1 + x_2) x_1 = x_1 + x_1 x_2 = x_1 \end{cases}$$

$m_1 \Rightarrow$  Estado entrada  $\Rightarrow Q_B Q_A = 01 \Rightarrow D_A = 1$   
 $D_B = x_1 + x_2$

Salidas

$$\begin{cases} m_{10} = \bar{D}_B \bar{D}_A \Rightarrow 0 \\ m_{11} = \bar{D}_B D_A \Rightarrow \overline{x_1 + x_2} \\ m_{12} = D_B \bar{D}_A \Rightarrow 0 \\ m_{13} = D_B D_A \Rightarrow x_1 + x_2 \end{cases}$$



$$m_2 \Rightarrow \text{Estado entrada} \Rightarrow \mathcal{O}_B \mathcal{O}_A = 10 \Rightarrow D_A = x_1$$

$$D_B = \bar{x}_1 \bar{x}_2$$

$$\text{Salidas} \left\{ \begin{array}{l} m_{20} = \bar{D}_B \bar{D}_A = \overline{\bar{x}_1 \bar{x}_2} \bar{x}_1 = (x_1 + x_2) \bar{x}_1 = \bar{x}_1 x_2 \\ m_{21} = \bar{D}_B D_A = \overline{\bar{x}_1 \bar{x}_2} \cdot x_1 = (x_1 + x_2) x_1 = x_1 \\ m_{22} = D_B \bar{D}_A = \bar{x}_1 \bar{x}_2 \cdot \bar{x}_1 = \bar{x}_1 \bar{x}_2 \\ m_{23} = D_B D_A = 0 \end{array} \right.$$

$$m_3 \Rightarrow \text{Estado entrada} \Rightarrow \mathcal{O}_B \mathcal{O}_A = 11 \Rightarrow D_A = 1$$

$$D_B = \bar{x}_1 \bar{x}_2$$

$$\text{Salidas} \left\{ \begin{array}{l} m_{30} = \bar{D}_B \bar{D}_A = 0 \\ m_{31} = \bar{D}_B D_A = \overline{\bar{x}_1 \bar{x}_2} = x_1 + x_2 \\ m_{32} = D_B \bar{D}_A = 0 \\ m_{33} = D_B D_A = \bar{x}_1 \bar{x}_2 \end{array} \right.$$

### Matriz funcional

Comprobación  
Σ de linea = 1

$\mathcal{O}_B \mathcal{O}_A$	00	01	10	11	→ Salidas
00	$\bar{x}_1 \bar{x}_2$	0	$\bar{x}_1 x_2$	$x_1$	
01	0	$x_1 + x_2$	0	$x_1 + x_2$	
10	$\bar{x}_1 x_2$	$x_1$	$\bar{x}_1 \bar{x}_2$	0	
11	0	$x_1 + x_2$	0	$\bar{x}_1 \bar{x}_2$	

$$\begin{aligned} \longrightarrow x_1 + \bar{x}_1 \bar{x}_2 + \bar{x}_1 x_2 &= x_1 + \bar{x}_1 (x_2 + \bar{x}_2) = 1 \\ \longrightarrow \overline{x_1 + x_2} + x_1 + x_2 &= \bar{x}_1 + \bar{x}_2 + x_1 + x_2 = 1 \\ \longrightarrow x_1 + \bar{x}_1 (x_2 + \bar{x}_2) &= 1 \\ \longrightarrow x_1 + x_2 + \bar{x}_1 \bar{x}_2 &= (\bar{x}_1 x_1) (\bar{x}_2 + x_2) + x_2 = \\ &= \underbrace{x_2 + \bar{x}_2}_{1} + x_1 = 1 \end{aligned}$$

