

## Celdas SRAM en Tecnología Bipolar

- a) **Direccionamiento:** Cada celda almacena un bit. Tanto si se quiere leer como si se quiere escribir en una celda determinada, hay que direccionarla a través de la línea de palabra, WL, que se pone a 3V.

Cuando la celda no está direccionada  $WL = 0,3V$ .

- b) Hay que distinguir entre la función de escritura y la de lectura.

- b.1) **Escritura.** Hay que distinguir entre escribir un “1” y escribir un “0”

- b.1.1) **Escribir “1”:** hay que poner  $BL = 0V$  y  $\overline{BL} = 3,5V$ .

Si ponemos **BL a 0V**, esto hace que  $V_{Base(Q1)} > V_{Emisor,E'1(Q1)}$  y, por tanto, si el transistor Q1 estaba conduciendo sigue *conduciendo* y si estaba cortado pasa a *conducción*. Como los transistores tienen las Bases y los Colectores cruzados, la tensión del punto (1) que es el Colector de Q1 es la misma que la de la Base de Q2 y además, hemos hecho que el transistor Q1 conduzca, por lo que entre su Colector, el punto (1), y su Emisor E'1 cae muy poca tensión, podemos considerar que es “casi” un cortocircuito, por tanto, la tensión del punto (1) es aproximadamente 0V.

Como a la vez estamos poniendo  $\overline{BL} = 3,5V$ , si analizamos el otro lado del circuito vemos que el transistor Q2 tiene su Base a 0V (punto (1)) y su Emisor E'2 a 3,5V, luego  $V_{Base(Q2)} < V_{Emisor,E'2(Q2)}$  por lo que Q2 pasa a estar *cortado* con independencia de su estado anterior.

Por tanto, **Q1 conduce y Q2 está cortado**. Como por convenio decimos que tenemos grabado un “1” cuando Q1 conduce (lógicamente, por la propia estructura del circuito, Q2 debe estar cortado), el resultado es que hemos **escrito un “1”**

- b.1.2) **Escribir “0”:** hay que poner  $BL = 3,5V$  y  $\overline{BL} = 0V$ .

Si forzamos a que **BL esté a 3,5V**, esto hace que  $V_{Base(Q1)} < V_{Emisor,E'1(Q1)}$  y por tanto el transistor *Q1 se corta* con independencia del estado anterior, presentando muy alta impedancia entre su Colector y su Emisor.

Como a la vez estamos poniendo  $\overline{BL} = 0V$ , el transistor Q2 tiene su Base aproximadamente a 3,5V (punto (1)) y su Emisor E'2 a  $\overline{BL} = 0V$ , luego  $V_{Base(Q2)} > V_{Emisor,E'2(Q2)}$ , por lo que Q2 pasa a *conducción*, con independencia de su estado anterior.

Por tanto, **Q1 está cortado y Q2 conduce**. Como por convenio decimos que tenemos grabado un “1” cuando Q1 conduce, tendremos grabado un “0” cuando Q1 esté cortado. Luego el resultado es que hemos **escrito un “0”**

- b.2) Para **Leer**. De nuevo, hay que distinguir entre leer un “1” y leer un “0”

Ahora no tenemos que poner ninguna tensión externa, como hemos hecho anteriormente para escribir o grabar la celda de memoria, sino que nos limitamos a ver, a leer, los valores en BL y  $\overline{BL}$  mediante la detección de un pulso que se genera como consecuencia de la corriente que circula por las resistencias del amplificador de lectura, R3(“1”) y R3(“0”).

Primero deberemos seleccionar la celda. Para ello  $WL=3V$  y por tanto los Emisores E1 de Q1 y E2 de Q2 dejan de conducir, por lo que el estado del transistor en corte o en conducción depende de cómo estén los otros Emisores, E'1 y E'2.

- b.2.1) **Leer “1”:** Si tenemos escrito “1”, el transistor Q1 está conduciendo y entre su Colector y su Emisor circula una corriente que al pasar por la resistencia R3(“1”) produce una diferencia de potencial entre sus extremos. Por tanto aparece un pulso en la resistencia de lectura de “1”, R3(“1”). Por la línea  $\overline{BL}$  no circula corriente porque el transistor Q2 está cortado, presenta mucha impedancia y la tensión cae toda entre su Colector y Emisor, por lo que no circula corriente por la resistencia de lectura de “0”, R3(“0”), y no cae ningún potencial entre sus extremos.

- b.2.2) **Leer “0”:** Todo el proceso es análogo. Lo dejo para que lo *razonéis* vosotros.