

## Resumen de la Celda de memoria RAM estática en tecnología CMOS

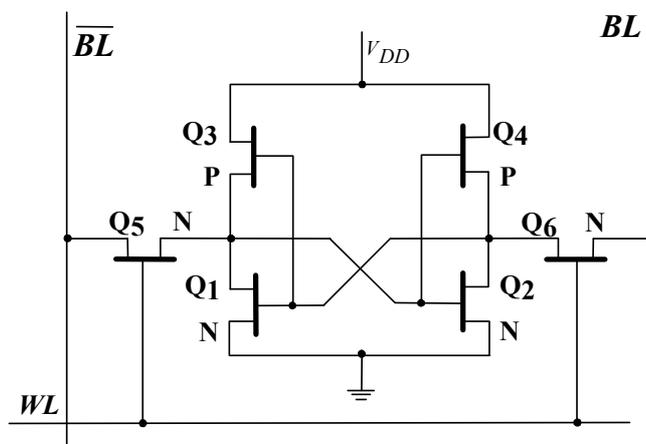
El funcionamiento de los transistores **NMOS** (MOS canal N) lo podemos resumir en:

<b>Corte (no conduce)</b>	$V_{GS} < 0 \rightarrow "0"$	Alta Z entre Drenador y Fuente Equivale a un Circuito abierto
<b>Conducción</b>	$V_{GS} > 0, \rightarrow "1"$	Muy baja Z entre Drenador y Fuente Equivale a un Cortocircuito

Los transistores **PMOS** (MOS canal P) se comportan de forma totalmente opuesta. Así,

<b>Corte (no conduce)</b>	$V_{GS} > 0 \rightarrow "1"$	Alta Z entre Drenador y Fuente Equivale a un Circuito abierto
<b>Conducción</b>	$V_{GS} < 0, \rightarrow "0"$	Muy baja Z entre Drenador y Fuente Equivale a un Cortocircuito

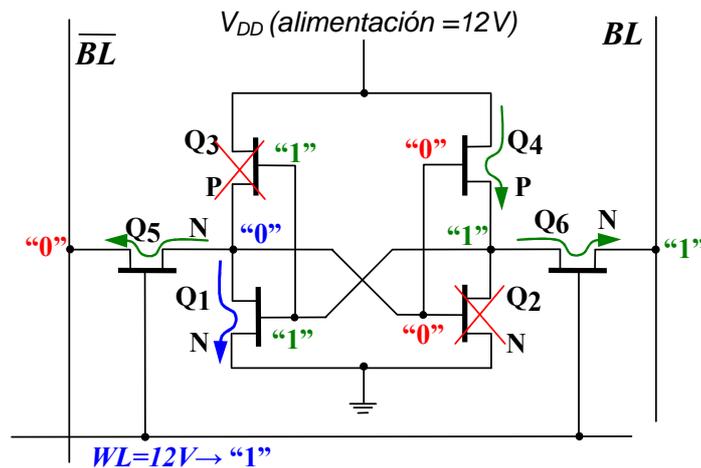
### Celda de memoria CMOS



**Suponemos que tiene almacenado un "1" cuando el transistor Q1 conduce.**

#### 1. Lectura del "1" almacenado: (Q1 conduce):

- 1º: Hay que direccionar la celda:  $WL=12V \rightarrow Q5, Q6$  conducen
- 2º: Hay almacenado un "1" y **Q1** (canal N) **conduce**  $\rightarrow Q2$  (canal N) **no conduce**
- 3º: En Drenador de Q1  $\equiv$  Puerta de Q2 (canal N) hay un "0"  $\rightarrow$  en  $\overline{BL}$  tenemos un "0"  
En drenador de Q2  $\equiv$  Puerta de Q1 (canal n) hay un "1"  $\rightarrow$  en  $BL$  tenemos un "1"
- 4º: En la Puerta de Q3 (canal P) hay un "1"  $\rightarrow Q3$  **no conduce**  
En la Puerta de Q4 (canal P) hay un "0"  $\rightarrow Q4$  **conduce.**



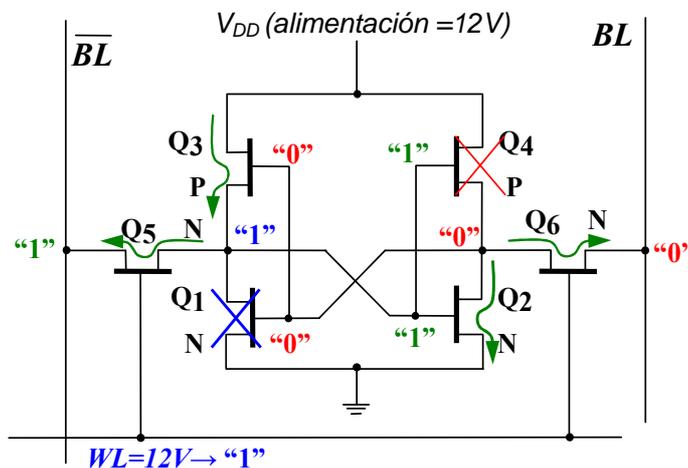
**Solución:**

*WL = 12V. En BL leemos un "1" y en  $\overline{BL}$  un "0"*  
*Q5, Q6, Q1 y Q4 conducen. Q2 y Q3 no conducen*

**2. Lectura del "0" almacenado: (Q1 no conduce):**

Manteniendo el mismo criterio, tener almacenado un "0" supone que **Q1 no conduce**. Para leer el "0" almacenado (**Q1 no conduce**):

- 1º: Hay que direccionar la celda: **WL=12V** → **Q5, Q6 conducen**
- 2º: Hay almacenado un "0" y **Q1 no conduce** → **Q2 conduce**
- 3º: En Drenador de Q2 ≡ Puerta de Q1 hay un "0" → en **BL** tenemos un "0"  
 En Drenador de Q1 ≡ Puerta de Q2 hay un "1" → en  **$\overline{BL}$**  tenemos un "1"
- 4º: En la Puerta de Q3 (tipo P) hay un "0" → **Q3 conduce**  
 En la Puerta de Q4 (tipo P) hay un "1" → **Q4 no conduce**.



**Solución:**

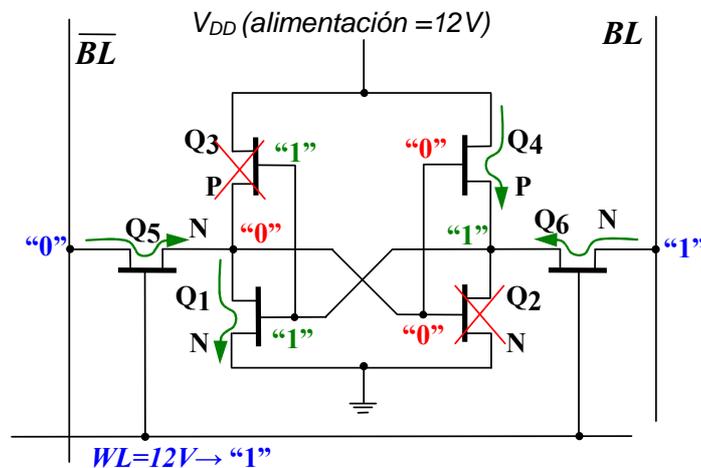
*WL = 12V. En BL leemos un "0" y en  $\overline{BL}$  un "1"*  
*Q5, Q6, Q2 y Q3 conducen. Q1 y Q4 no conducen*

**3. Escritura de un "1":**

Para Escribir un "1", debemos hacer que **Q1 conduzca**:

- 1º: Hay que direccionar la celda: **WL=12V** → **Q5, Q6 conducen**
- 2º: **Ponemos en BL un "1" (12 V) y en  $\overline{BL}$  un "0" (0V)**

- 3º: En la Puerta de Q1 hay un "1" → **Q1 conduce**  
En la Puerta de Q2 hay un "0" → **Q2 no conduce**
- 4º: En la Puerta de Q3 (tipo P) hay un "1" → **Q3 no conduce**  
En la Puerta de Q4 (tipo P) hay un "0" → **Q4 conduce.**

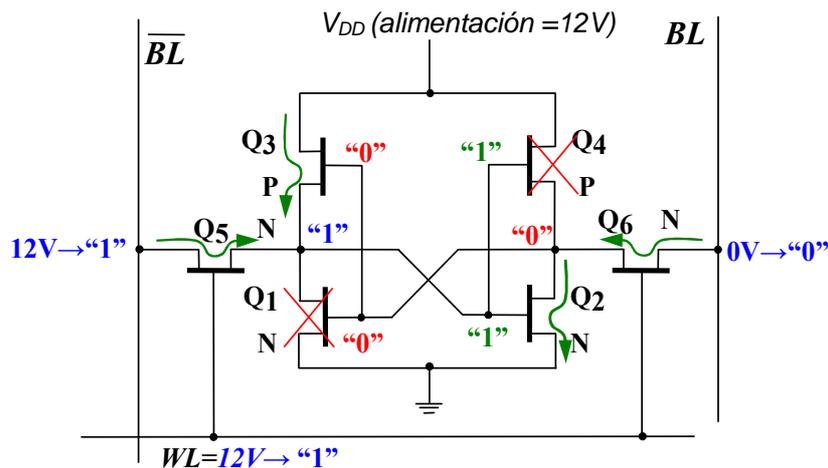


**Solución:** Ponemos :  $WL = 12V, BL = 12V, \overline{BL} = 0V$   
 $Q5, Q6, Q1$  y  $Q4$  conducen.  $Q2$  y  $Q3$  no conducen

**4. Escritura de un "0":**

Para Escribir un "0", debemos hacer que **Q1 no conduzca**:

- 1º: Hay que direccionar la celda:  $WL=12V$  → **Q5, Q6 conducen**
- 2º: Ponemos en BL un "0" (0 V) y en  $\overline{BL}$  un "1" (12V)
- 3º: En la Puerta de Q1 hay un "0" → **Q1 no conduce**  
En la Puerta de Q2 hay un "1" → **Q2 conduce**
- 4º: En la Puerta de Q3 (tipo P) hay un "0" → **Q3 conduce**  
En la Puerta de Q4 (tipo P) hay un "1" → **Q4 no conduce.**



**Solución:** Ponemos :  $WL = 12V, BL = 0V, \overline{BL} = 12V$   
 $Q5, Q6, Q2$  y  $Q3$  conducen.  $Q1$  y  $Q4$  no conducen

\*\*\*\*\*