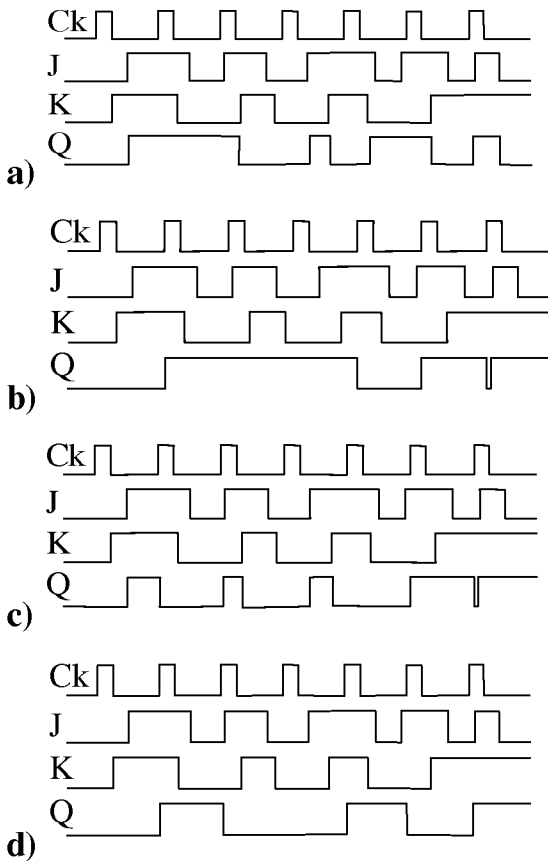


Nota: Esta parte del examen es de carácter eliminatorio y la nota mínima necesaria para corregir la pregunta teórica/práctica es de 5 sobre 10. Cada respuesta correcta se puntúa con 2 puntos sobre 10, las incorrectas restan 1 punto y las respuestas en blanco no puntúan. El peso del test en la nota final de la Prueba Presencial es del 30%.

1.- Dada la función de 2 variables, $f = \bar{x}_0\bar{x}_1 + x_0x_1$, expresada en su forma normal disyuntiva (suma de minterms) ¿cuál es la representación de esta misma función en su forma normal conjuntiva (producto de maxterms)?.

- a) $f = (x_0 + x_1) \cdot (\bar{x}_0 + \bar{x}_1)$
- b) $\bar{f} = (x_0 + \bar{x}_1) \cdot (\bar{x}_0 + x_1)$
- c) $f = (x_0 + \bar{x}_1) \cdot (\bar{x}_0 + x_1)$
- d) $f = (x_0 + x_1) \cdot (x_0 + \bar{x}_1)$

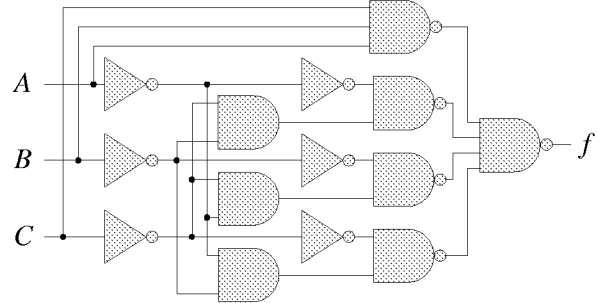
2.- ¿Cuál de los 4 cronogramas es el de un Biestable J-K sincronizado a niveles?



3.- Las funciones lógicas de la diferencia y del arrastre del restador completo son:

- a) $D_i = A_i \oplus B_i \oplus C_i$, $C_{i+1} = \bar{A}_i B_i + C_i (\bar{A}_i \oplus B_i)$
- b) $D_i = A_i \oplus B_i \oplus C_i$, $C_{i+1} = A_i B_i + C_i (A_i \oplus B_i)$
- c) $D_i = A_i \oplus B_i \oplus \bar{C}_i$, $C_{i+1} = A_i \bar{B}_i + C_i (\bar{A}_i \oplus B_i)$
- d) $D_i = A_i \oplus B_i \oplus C_i$, $C_{i+1} = A_i \bar{B}_i + C_i (A_i \oplus B_i)$

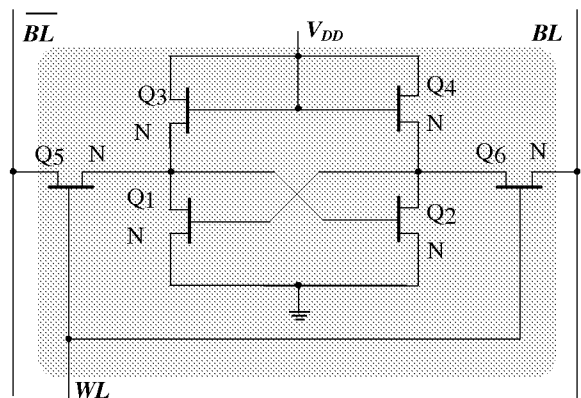
4.- ¿Cuál de las 4 soluciones dadas es la función que realiza el circuito de la figura?



- a) $f = A \oplus B \oplus C$
- b) $f = (A B C) (\bar{A} \bar{B} \bar{C}) (\bar{A} B \bar{C}) (\bar{A} \bar{B} C)$
- c) $f = (A B C) (\bar{A} \bar{B} \bar{C}) (\bar{A} B \bar{C}) (\bar{A} \bar{B} C)$
- d) $f = A \oplus B \oplus C$

5.- Queremos escribir un “1” en la celda de memoria RAM estática en tecnología NMOS de la figura adjunta. ¿Qué valores de tensión debemos poner en la línea de selección de bit, WL , y en las líneas de bit, BL y $\bar{BL}$?

¿En qué estado están cada uno de los transistores?



- a) $WL = 0V$, $BL = 12V$, $\bar{BL} = 0V$.
 Q_6, Q_1 y Q_3 conducen. Q_5, Q_2 y Q_4 no conducen.
- b) $WL = 12V$, $BL = 0V$, $\bar{BL} = 12V$.
 Q_5, Q_6, Q_2 y Q_4 conducen. Q_1 y Q_3 no conducen.
- c) $WL = 0V$, $BL = 12V$, $\bar{BL} = 0V$.
 Q_5, Q_6, Q_1 y Q_4 conducen. Q_2 y Q_3 no conducen.
- d) $WL = 12V$, $BL = 12V$, $\bar{BL} = 0V$.
 Q_5, Q_6, Q_1 y Q_3 conducen. Q_2 y Q_4 no conducen.

PREGUNTA TEÓRICA/PRÁCTICA

Nota 1: El peso de este apartado en la nota final de la Prueba Presencial es del 70%.

Nota 2: Siempre que se pide realizar un diseño es **imprescindible** obtener las expresiones lógicas de las señales de salida en función de las de entrada y de las de control, si las hubiere, y no se valorará el hecho de poner el circuito directamente. El diseño debe hacerse usando las tablas de verdad y/o los métodos de diseño de circuitos secuenciales o razonando sobre la forma de obtener dichas expresiones.

Diseño de un sistema digital que cuente el número de las palabras de entrada de 4 bits cuyo número de “unos” sean pares y visualización del resultado en un dispositivo tipo 7-segmentos.

PASOS a SEGUIR y CUESTIONES a RESPONDER:

1. Diseño del Detector de Paridad de las palabras de entrada de 4 bits, A (A3 A2 A1 A0):

- 1.1. Diseñe el detector de paridad con puertas lógicas, especificando la función lógica de salida, F, en función de los bits de entrada, A3 A2 A1 A0 (bit menos significativo).
- 1.2. Dibuje el circuito resultante.

2. Diseño de un Contador de 3 bits.

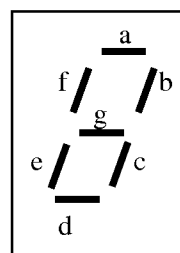
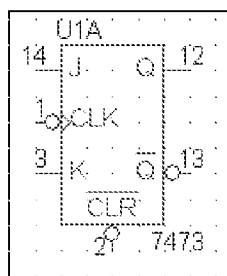
- 2.1. Explique brevemente la diferencia entre un contador síncrono y asíncrono. Elija un tipo de contador (síncrono o asíncrono) para el diseño y explique el motivo de su elección.
- 2.2. Diseñe el contador con puertas y biestables J-K tipo SN7473 como el que se muestra en la figura adjunta (cuando la señal “clear” pasa a “0” el biestable J-K se pone a cero y cuando pasa a “1” el biestable actúa como tal).
- 2.3. Dibuje el circuito y el cronograma resultante de dicho contador.

3. Diseño del decodificador de números binarios a 7-segmentos.

- 3.1. Diseñe con puertas un decodificador para que el número decimal equivalente al número binario de palabras cuyo número de unos es par y que va contando el contador, aparezca representado en un visualizador de 7-segmentos. El código de los segmentos es el que se muestra en la figura adjunta.

4. Circuito completo.

- 4.1. Dibuje el circuito completo.



1° $f = \bar{x}_0 \bar{x}_1 + x_0 x_1$

x_0	x_1	S
0	0	1
0	1	0
1	0	0
1	1	1

$$f = (x_0 + \bar{x}_1) (\bar{x}_0 + x_1)$$

$\Downarrow$
 $\equiv$

2° La "a" no puede ser porque Q cambia con valores de CK a "0" y también a "1"

La "c" tampoco porque Q cambia con valores de CK a "0" y también a "1"

La "d" no puede ser porque en el 3er pulso de CK $J=1$ y $K=0$, lo que implica que Q debería ponerse a "1" y se pone a "0"

Es la "b" porque:

$CK \rightarrow$ 2º pulso
 $\Downarrow$
 $J=1$ y $K=1$
 $\Downarrow$
 $Q = \text{bascula}$

— 3er pulso
 $J=1$ y $K=0$
 $\Downarrow$
 $Q = 1$

4º pulso
 $J=0$, $K=0$
 $Q = \text{como estaba}$

5º pulso
 $J=1$ y $K=1$
 $\Downarrow$
 $Q = \text{bascula}$

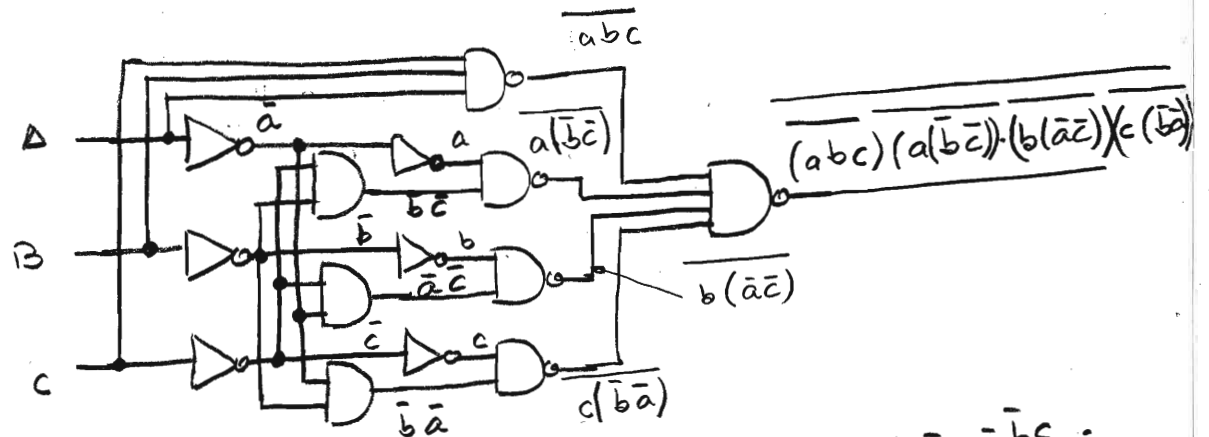
$CK \rightarrow$ 6º pulso
 $J=1$ y $K=0$
 $\Downarrow$
 $Q = 1$

7º pulso
Al principio
 $J=0$ y $K=1$
 $\Downarrow$
 $Q = 0$

Después
 $J=1$ y $K=1$
 $\Downarrow$
 $Q = \text{bascula}$

3^a
$$\left. \begin{aligned} D_i &= A_i \oplus B_i \oplus C_i \\ C_{i+1} &= \bar{A}_i B_i + C_i (A_i \oplus B_i) \end{aligned} \right\} \Rightarrow \underline{a} \quad Pg \ 275$$

4^a



$$\begin{aligned} f &= \overline{abc} \overline{a\bar{b}\bar{c}} \overline{\bar{a}b\bar{c}} \overline{\bar{a}\bar{b}c} = abc + a\bar{b}\bar{c} + \bar{a}b\bar{c} + \bar{a}\bar{b}c \\ f &= a(\underbrace{bc + \bar{b}\bar{c}}_{b \oplus c}) + \bar{a}(\underbrace{b\bar{c} + \bar{b}c}_m) = a(\underbrace{b \oplus c}_m) + \bar{a}(\underbrace{b \oplus c}_m) = \\ &= a\bar{m} + \bar{a}m = a \oplus m = \end{aligned}$$

$f = a \oplus b \oplus c \Rightarrow \underline{a}$

- 5^a - Para escribir hay que hacer conducir a ϕ_5 y $\phi_6 \Rightarrow WL = 12V \Rightarrow$ eliminamos $\underline{a}$ y $\underline{c}$
- Para meter un "1" $\Rightarrow BL = 1$ y $\bar{BL} = 0 \Rightarrow$ elimina $\underline{b}$
- No "1" en BL $\Rightarrow \phi_1$ conduce $\Rightarrow \phi_2$ corta
- ↓
- Solución = $\underline{d}$

② contador de palabras de 4 bits con paridad par y visualización en led de 7 segmentos

$b_3 b_2 b_1 b_0$	P
0 0 0 0	1
0 0 0 1	0
0 0 1 0	0
0 0 1 1	1
0 1 0 0	0
0 1 0 1	1
0 1 1 0	1
0 1 1 1	0
1 0 0 0	0
1 0 0 1	1
1 0 1 0	1
1 0 1 1	0
1 1 0 0	1
1 1 0 1	0
1 1 1 0	0
1 1 1 1	1

$$P = \bar{b}_3 \bar{b}_2 \bar{b}_1 \bar{b}_0 + \bar{b}_3 \bar{b}_2 b_1 b_0 + \bar{b}_3 b_2 \bar{b}_1 b_0 + \bar{b}_3 b_2 b_1 \bar{b}_0 + b_3 \bar{b}_2 \bar{b}_1 b_0 + b_3 \bar{b}_2 b_1 \bar{b}_0 + b_3 b_2 \bar{b}_1 \bar{b}_0 + b_3 b_2 b_1 b_0$$

$$P = \bar{b}_3 \bar{b}_2 (\bar{b}_1 \bar{b}_0 + b_1 b_0) + \bar{b}_3 b_2 (\bar{b}_1 b_0 + b_1 \bar{b}_0) + b_3 \bar{b}_2 (\bar{b}_1 b_0 + b_1 \bar{b}_0) + b_3 b_2 (\bar{b}_1 \bar{b}_0 + b_1 b_0)$$

$$\bar{b}_1 \bar{b}_0 + b_1 b_0 = \overline{b_1 \oplus b_0} \quad \bar{b}_1 b_0 + b_1 \bar{b}_0 = b_1 \oplus b_0$$

$$b_1 \oplus b_0 = m \Rightarrow$$

$$P = \bar{b}_3 \bar{b}_2 (\bar{m}) + \bar{b}_3 b_2 (m) + b_3 \bar{b}_2 (m) + b_3 b_2 (\bar{m})$$

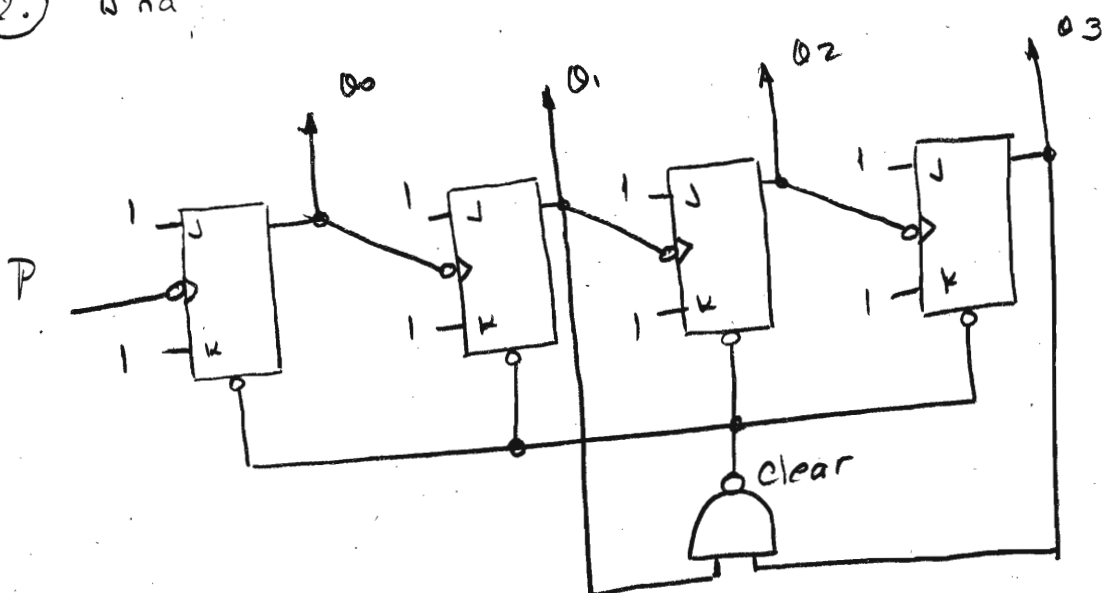
$$P = \bar{m} (\bar{b}_3 \bar{b}_2 + b_3 b_2) + m (b_3 \bar{b}_2 + b_3 b_2)$$

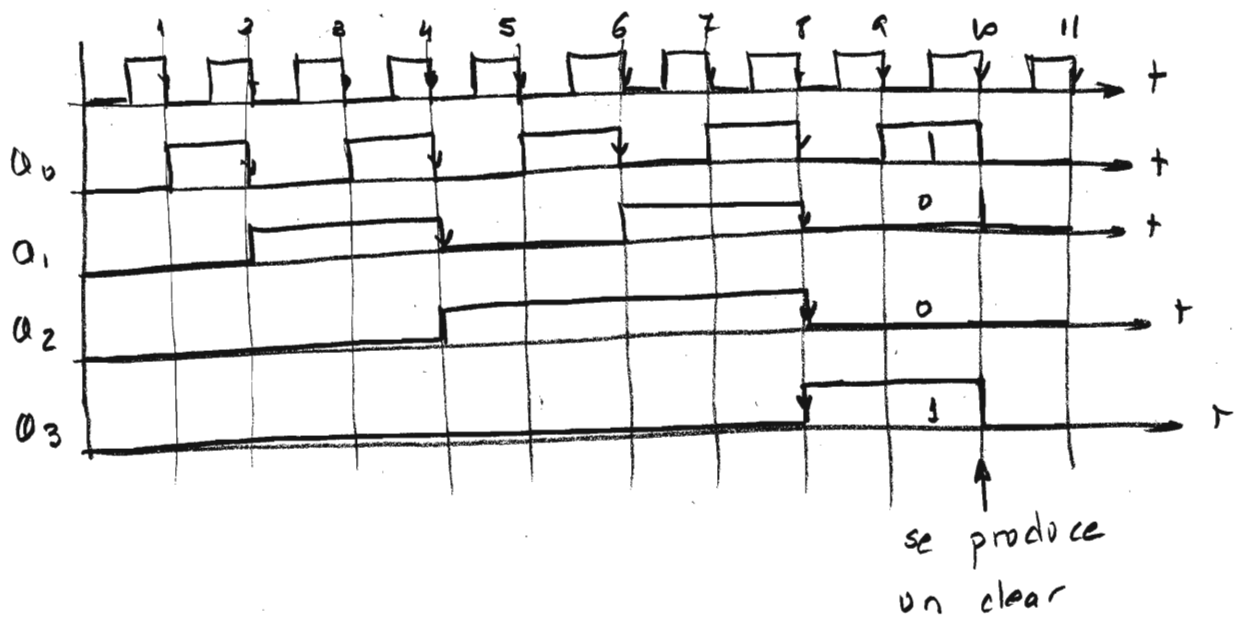
$$P = \bar{m} (\overline{b_3 \oplus b_2}) + m (b_3 \oplus b_2)$$

$$P = \overline{b_1 \oplus b_2} \overline{b_3 \oplus b_2} + (b_1 \oplus b_2)(b_3 \oplus b_2) =$$

$$P = b_3 \oplus b_2 \oplus b_1 \oplus b_0$$

② una led 7 segmentos $\Rightarrow$ contar de 0 a 9 $\Rightarrow$ 4 bits BCD $\rightarrow$ Después del "9" al "0"

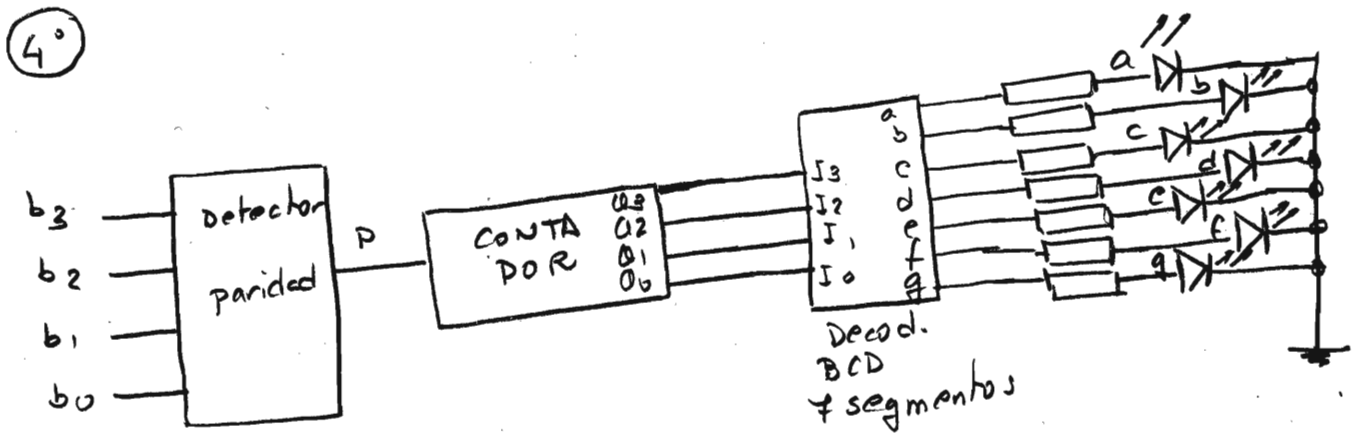




3°

Q_3	Q_2	Q_1	Q_0	a	b	c	d	e	f	g
0	0	0	0							
0	0	0	1							
0	0	1	0							
0	0	1	1							
0	1	0	0							

Pg 197
libro problemas

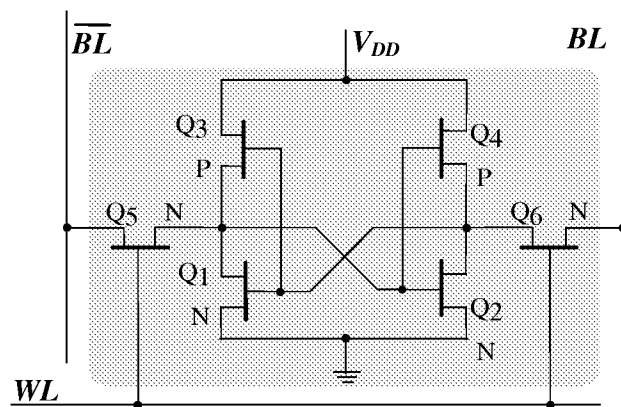


Nota: Esta parte del examen es de carácter eliminatorio y la nota mínima necesaria para corregir la pregunta teórica/práctica es de 5 sobre 10. Cada respuesta correcta se puntúa con 2 puntos sobre 10, las incorrectas restan 1 punto y las respuestas en blanco no puntúan. El peso del test en la nota final de la Prueba Presencial es del 30%.

1.- ¿Cuál de las 4 soluciones dadas es la correcta de la representación del n° decimal negativo, -3, en Signo-magnitud, C-1 y C-2?. Marque la respuesta correcta.

- a) S-M: 1100, C-1: 1011, C-2: 1010
- b) S-M: 0011, C-1: 1100, C-2: 1011
- c) S-M: 1011, C-1: 1010, C-2: 1101
- d) S-M: 1011, C-1: 1100, C-2: 1101

2.- Queremos escribir un "0" en la celda de memoria RAM estática en tecnología CMOS de la figura adjunta. ¿Qué valores de tensión debemos poner en la línea de selección de bit, WL , y en las líneas de bit, BL y $\overline{BL}$?. ¿En qué estado están cada uno de los transistores?

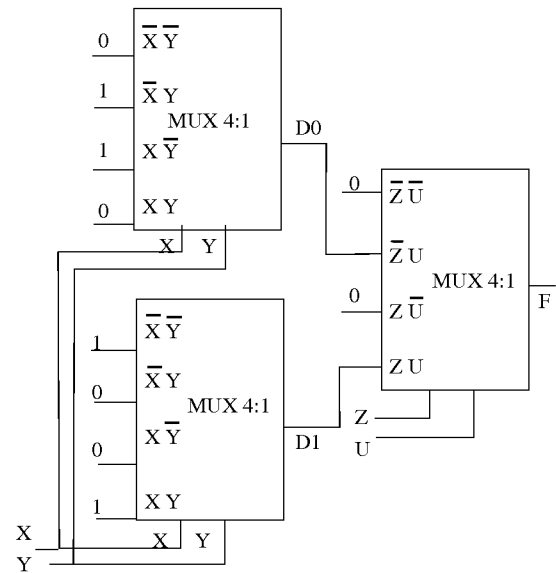


- a) $WL = 12V$, $BL = 0V$, $\overline{BL} = 12V$.
 Q_5 , Q_6 , Q_2 y Q_3 conducen. Q_1 y Q_4 no conducen.
- b) $WL = 12V$, $BL = 0V$, $\overline{BL} = 12V$.
 Q_5 , Q_6 , Q_2 y Q_4 conducen. Q_1 y Q_3 no conducen.
- c) $WL = 0V$, $BL = 0V$, $\overline{BL} = 12V$.
 Q_5 , Q_6 , Q_1 y Q_3 conducen. Q_2 y Q_4 no conducen.
- d) $WL = 0V$, $BL = 12V$, $\overline{BL} = 0V$.
 Q_5 , Q_1 y Q_3 conducen. Q_6 , Q_2 y Q_4 no conducen.

3.- ¿Cuál es el resultado de Restar aritmeticamente las dos palabras de 5 bits $A(A_4, A_0) = 11011$ y $B(B_4, B_0) = 01111$? Marque la solución correcta.

- a) $D_i(D_4, \dots, D_0) = A \text{ minus } B = 00100$, $C_6 = 0$
- b) $D_i(D_4, \dots, D_0) = A \text{ minus } B = 01100$, $C_6 = 0$
- c) $D_i(D_4, \dots, D_0) = A \text{ minus } B = 10000$, $C_6 = 1$
- d) $D_i(D_4, \dots, D_0) = A \text{ minus } B = 01000$, $C_6 = 0$

4.- ¿Qué función lógica realiza el circuito de la figura?



- a) $F = \overline{Z}U(X \oplus Y) + ZU(X \oplus Y)$
- b) $F = (X \oplus Y \oplus Z)U$
- c) $F = X \oplus Y \oplus Z \oplus U$
- d) Ninguna de las tres

5.- De las 4 expresiones dadas ¿Cuál es la que corresponde a la representación mínima y con sólo puertas NOR de la función $f = x y \overline{z} + x(\overline{y} + \overline{z}) + \overline{x} z$?

- a) $f = \overline{\overline{x + y + z + x + y + xz + xz}}$
- b) $f = \overline{\overline{x + z + x + y + x + z}}$
- c) $f = \overline{\overline{\overline{x + z + x + y + x + z}}}$
- d) $f = \overline{\overline{x + x + z + x + y + xz + xz}}$

PREGUNTA TEÓRICA/PRÁCTICA

Nota 1: El peso de este apartado en la nota final de la Prueba Presencial es del 70%.

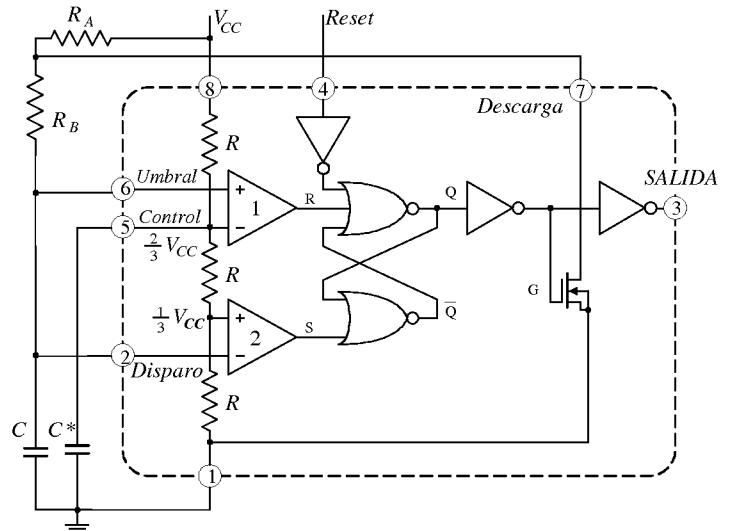
Nota 2: Siempre que se pide realizar un diseño es **imprescindible** obtener las expresiones lógicas de las señales de salida en función de las de entrada y de las de control, si las hubiere, y no se valorará el hecho de poner el circuito directamente. El diseño debe hacerse usando las tablas de verdad y/o los métodos de diseño de circuitos secuenciales o razonando sobre la forma de obtener dichas expresiones.

Diseño de un reloj que cuente hasta 5 segundos y que estos segundos aparezcan visualizados en un dispositivo 7-segmentos.

PASOS a SEGUIR y CUESTIONES a RESPONDER:

- 1. Diseño del Reloj:** Para el diseño de este bloque funcional debe usar un dispositivo del tipo 555 funcionando en modo astable, cuyo esquema se muestra en la figura adjunta.

- 1.1. Explique brevemente su principio de funcionamiento.
- 1.2. Calcule los valores de R_A , R_B y C para obtener un tren de pulsos cuyo periodo sea de 1 segundo.



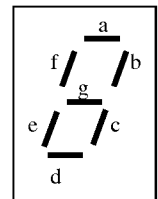
Una vez que tenemos el tren de pulsos de $T=1s$ tendremos que diseñar un contador que cuente hasta 5s.

- ## 2. Diseño del Contador:

- 2.1. Elija un tipo de contador (síncrono o asíncrono) para el diseño y explique el motivo de su elección.
- 2.2. Diseñe el contador con la condición de que cada 5 segundos debe ponerse a cero y empezar de nuevo a contar. Para esto debe usar puertas y biestables J-K tipo SN7473 que posee una señal de “clear” tal que cuando pasa a “0” el biestable J-K se pone a cero y cuando pasa a “1” el biestable actúa como tal.
- 2.3. Dibuje el circuito del contador.

- 3. Visualización:** Para visualizar los segundos que van pasando deberá diseñar un decodificador de la señal binaria del contador a siete segmentos.

- 3.1. Construya la tabla de verdad del decodificador binario a 7-segmentos y, dado que el cálculo es repetitivo, obtenga sólo la expresión lógica del segmento “c”. En la figura adjunta se especifican los segmentos del visualizador de 7-Segmento.



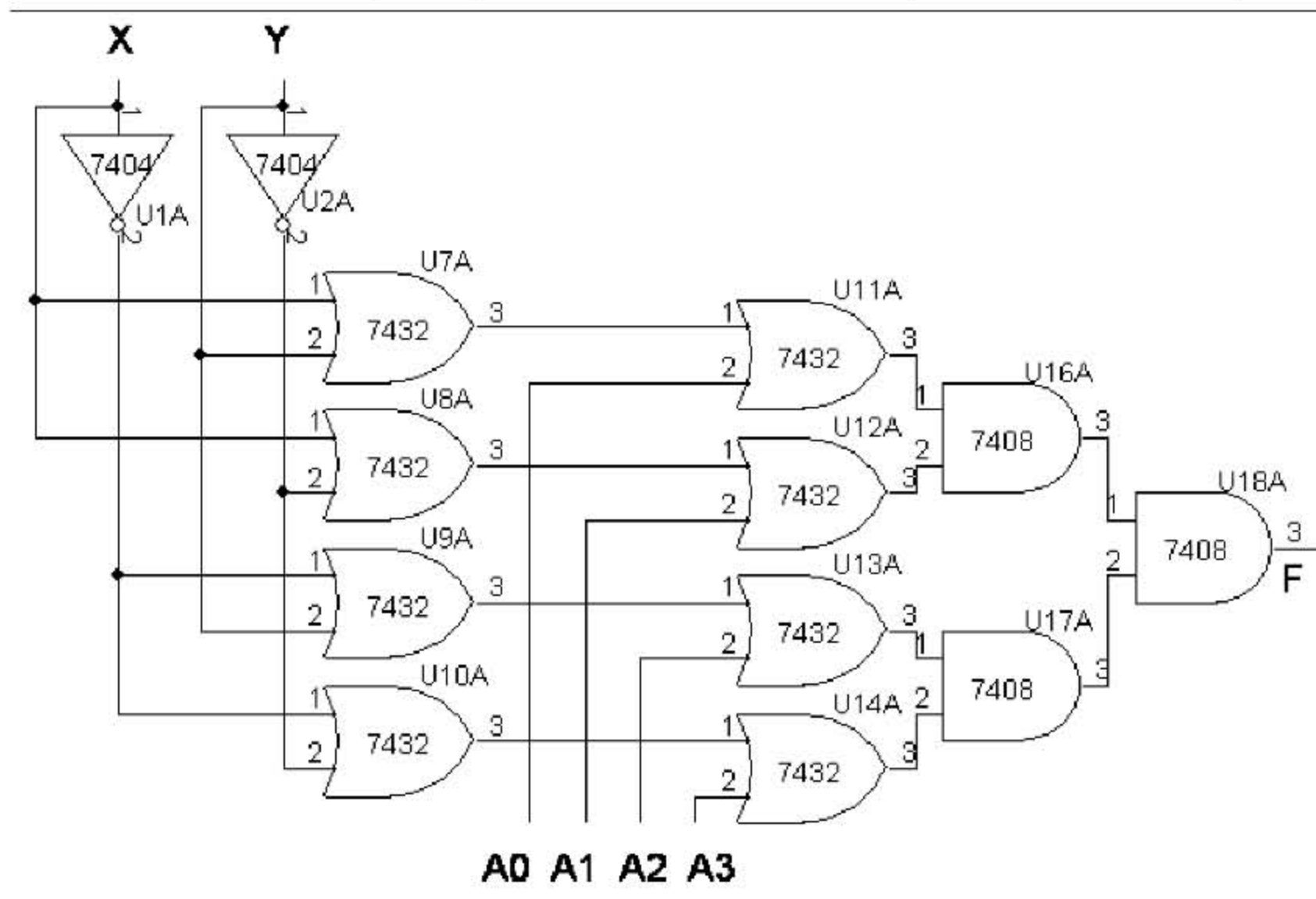
- 3.2. Dibuje el circuito resultante.

- #### 4. Circuito completo del reloj:

- 4.1. Dibuje el circuito completo conectando todos los bloques diseñados.

Nota: Esta parte del examen es de carácter eliminatorio y la nota mínima necesaria para corregir la pregunta teórico/práctica es de 4 sobre 10. Cada respuesta correcta se puntúa con 2 puntos sobre 10, las incorrectas restan 1 punto y las respuestas en blanco no puntúan. El peso del test en la nota final de la Prueba Presencial es del 30%

1.- El circuito de la figura corresponde a la implementación de la función universal realizada con términos máximos. ¿Qué función realiza cuando la palabra de programación es: $A = (A_3 A_2 A_1 A_0) = 1001$?

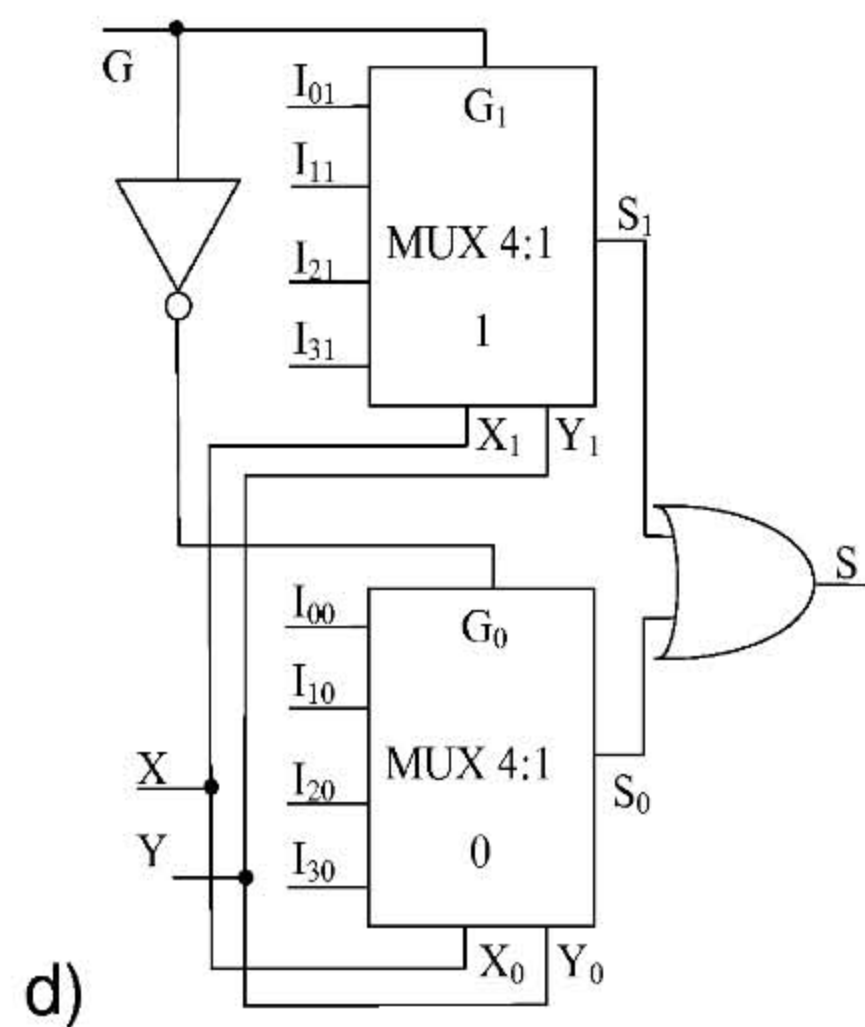
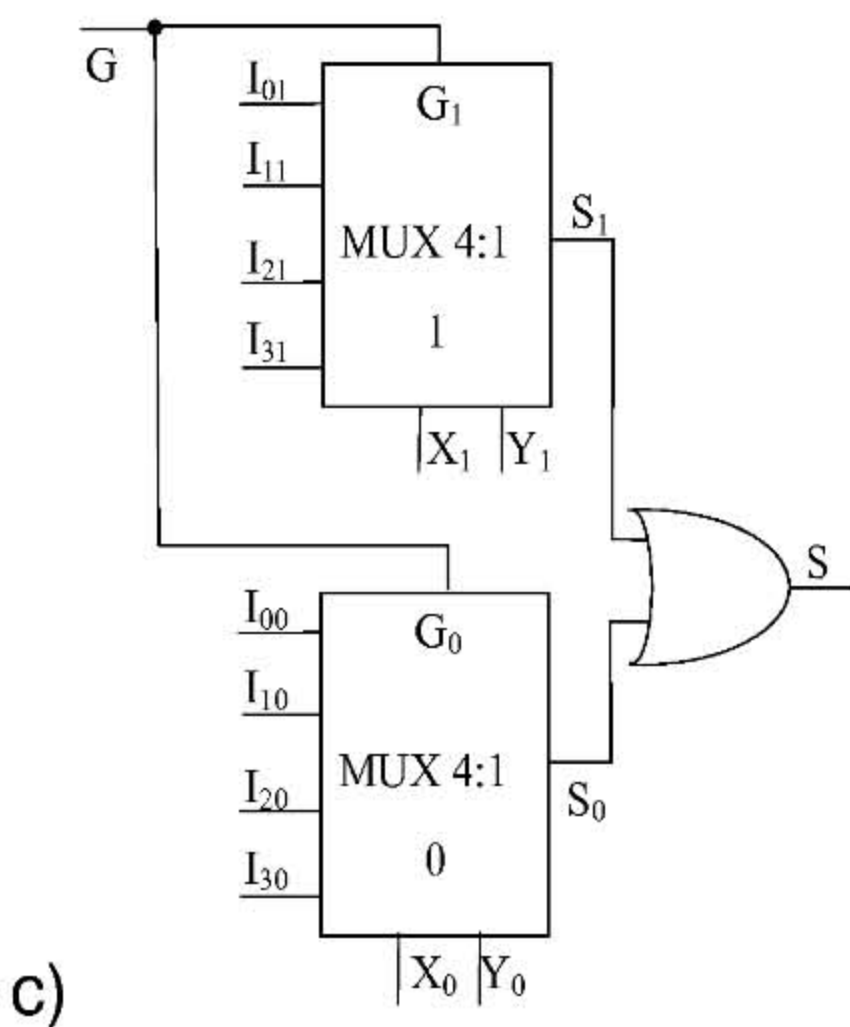
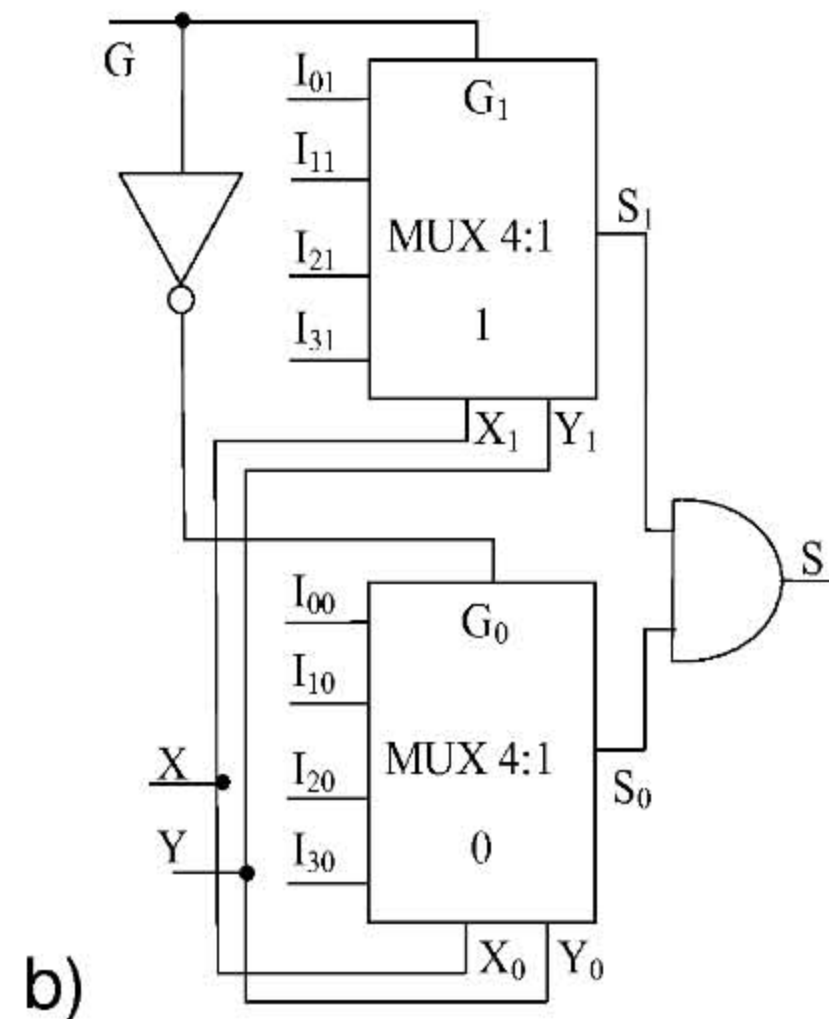
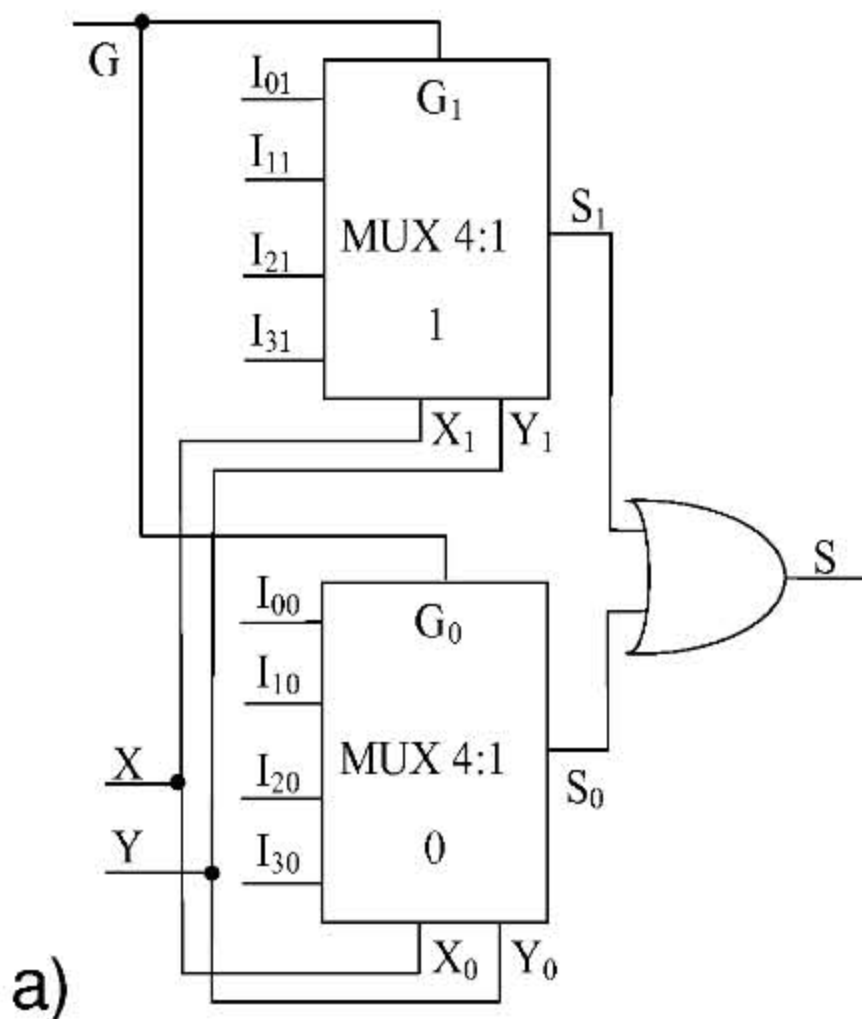


a) $F = X \oplus Y$, b) $F = \overline{X \oplus Y}$, c) $F = X + \overline{Y}$, d) Ninguna de las anteriores.

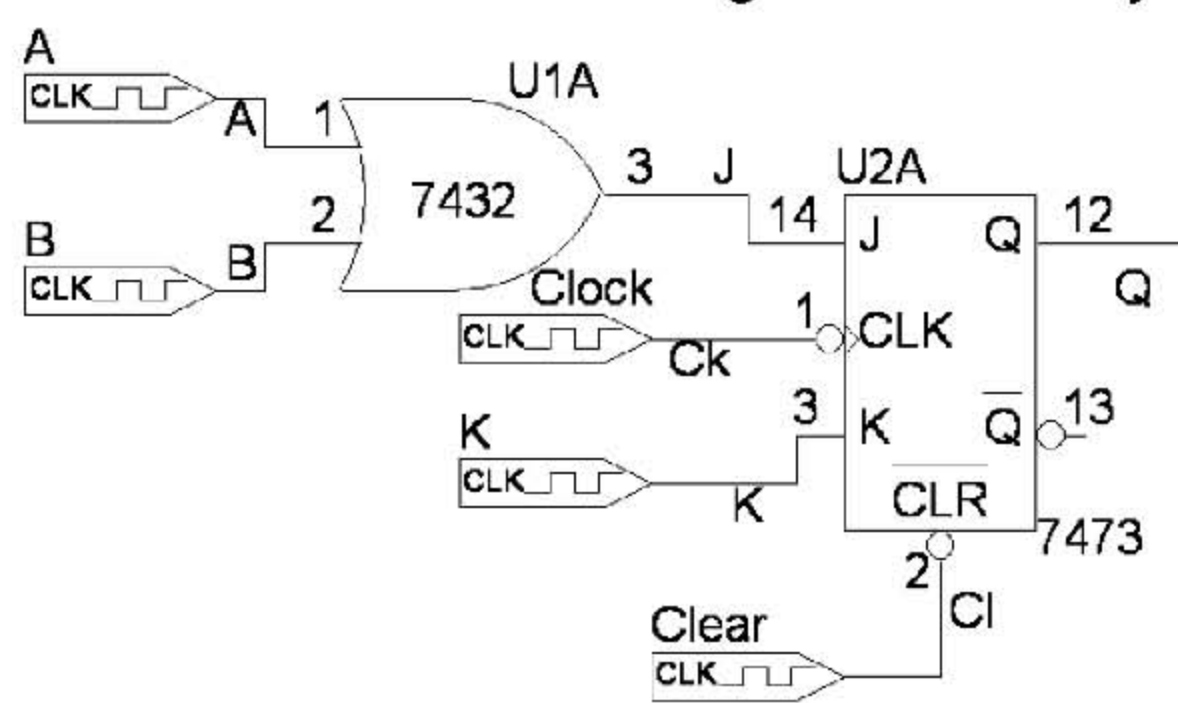
2.- ¿Cuáles son las expresiones lógicas de los bits de la palabra de salida, Z_2 (MSB) Z_1 Z_0 (LSB), de un convertidor de S-M a C-2 de 3 bits?

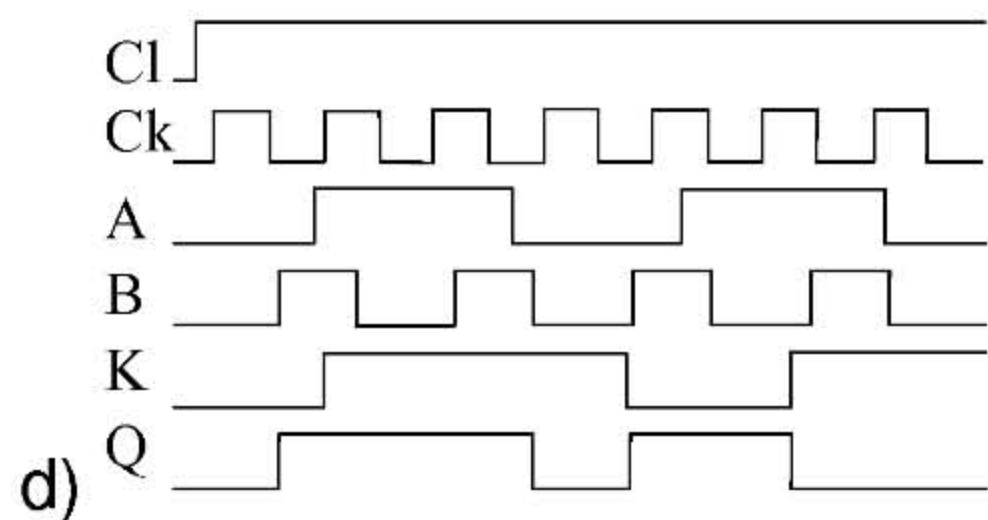
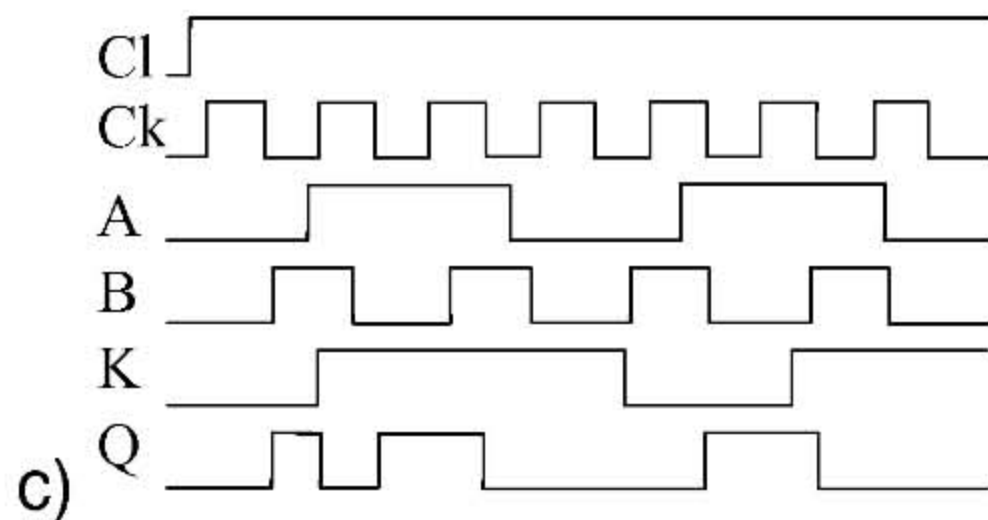
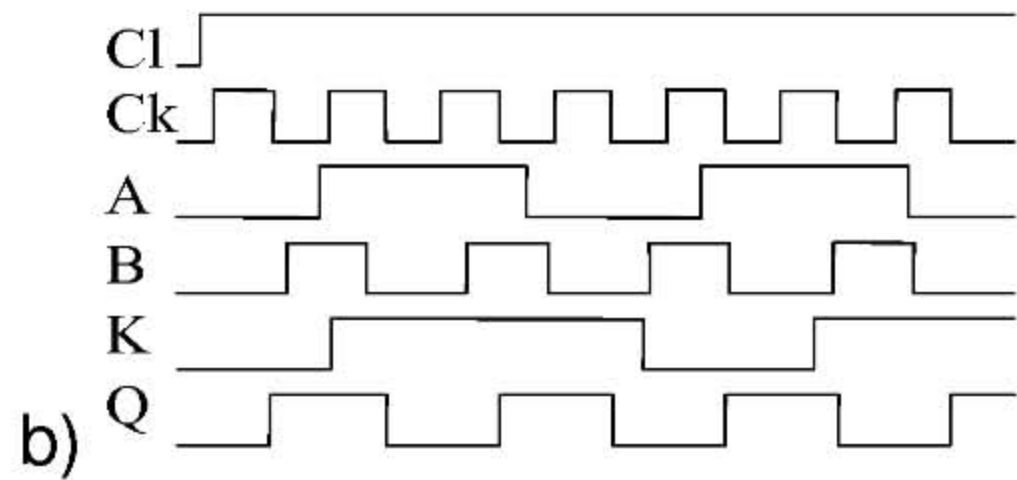
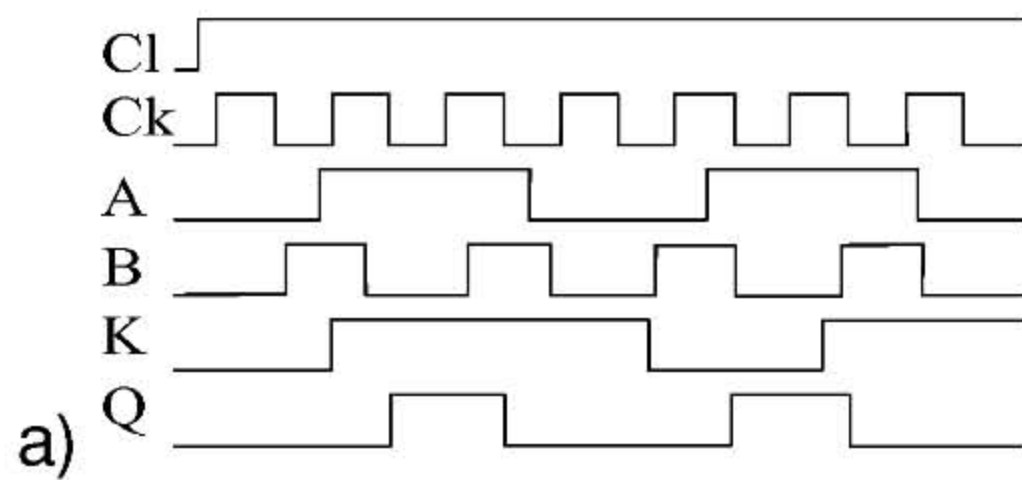
- | | | | |
|----|---|----|--|
| a) | $\begin{cases} Z_2 = X_2 \\ Z_1 = X_2 \oplus X_1 \\ Z_0 = X_0 \oplus X_1 \end{cases}$ | b) | $\begin{cases} Z_2 = X_2 \\ Z_1 = \overline{X_2} X_1 + X_2 (X_1 \oplus X_0) \\ Z_0 = X_0 \end{cases}$ |
| c) | $\begin{cases} Z_2 = X_2 (X_1 + X_0) \\ Z_1 = \overline{X_2} X_1 + X_2 (X_1 \oplus X_0) \\ Z_0 = X_0 \end{cases}$ | d) | $\begin{cases} Z_2 = X_2 \\ Z_1 = \overline{X_2} X_1 + X_2 (X_1 \oplus X_0) \\ Z_0 = X_0 \oplus X_1 \end{cases}$ |

3.- Necesitamos usar un MUX de 8 a 1 y sólo tenemos MUX de 4 a 1 con señal de facilitación, G (activa en alta), y distintos tipos de puertas. ¿Cuál es el circuito correcto?



4.- ¿Cuál de los cronogramas es el que corresponde al circuito de la figura, si los cambios en el JK tiene lugar en las bajadas del reloj?





5.- ¿Cuáles son las funciones de excitación del autómata finito de 4 estados (controlados por la entrada x) y cuya matriz funcional es la que aparece en la figura adjunta?. Considere Q_1 el bit más significativo.

	S0	S1	S2	S3
S0		x	$\bar{x}$	
S1			$\bar{x}$	x
S2	x			$\bar{x}$
S3	$\bar{x}$			x

a)
$$\begin{cases} D_1 = x(\bar{Q}_1 + \bar{Q}_0) + Q_0 \\ D_0 = x(\bar{Q}_1 + Q_0) + x Q_1 \bar{Q}_0 \end{cases}$$

b)
$$\begin{cases} D_1 = \bar{x}(\bar{Q}_1 + \bar{Q}_0) + x Q_0 \\ D_0 = x(\bar{Q}_1 + Q_0) + \bar{x} Q_1 \bar{Q}_0 \end{cases}$$

c)
$$\begin{cases} D_1 = x \bar{Q}_1 + \bar{x} Q_0 \\ D_0 = \bar{x}(\bar{Q}_1 + Q_0) + x Q_1 \bar{Q}_0 \end{cases}$$

d) Ninguna de las anteriores

PREGUNTA de DESARROLLO

Nota 1: El peso de este apartado en la nota final de la Prueba Presencial es del 70%.

Nota 2: Siempre que se pida realizar un diseño es *imprescindible* obtener las expresiones lógicas de las señales de salida en función de las de entrada y de las de control, si las hubiere, y no se valorará el hecho de poner el circuito directamente. El diseño debe hacerse usando las tablas de verdad y/o los métodos de diseño de circuitos secuenciales, o bien razonando de forma lógica las expresiones obtenidas.

Diseño de un autómata finito para controlar las operaciones que realiza una ALU.

PASOS a SEGUIR y CUESTIONES a RESPONDER:

1. Programación de la ALU

1.1. Dada la Tabla de verdad de la ALU que se adjunta seleccione dos secuencias de valores de las señales de control (S3, S2, S1, S0, M) para que, dependiendo del valor que toma la variable de control, x, realice las siguientes operaciones lógicas:

- Mientras $x=0$ las operaciones lógicas que debe realizar la ALU de forma secuencial y cíclica son:

$$F = B, \quad F = 1, \quad F = \overline{A} + B, \quad F = A + B, \quad F = B, \quad \dots$$

- Mientras $x=1$ las operaciones lógicas que debe realizar la ALU de forma secuencial y cíclica son:

$$F = \overline{B}, \quad F = A\overline{B}, \quad F = 0, \quad F = \overline{A + B}, \quad F = \overline{B}, \quad \dots$$

2. Autómata Finito

Diseñe con biestables D y tantas puertas como sean necesarias, usando el procedimiento general de síntesis de autómatas finitos, un circuito secuencial controlado por el valor de la variable de entrada, x, de forma que recorra las dos secuencias especificadas en el apartado 1.1.

(Nota: Si observa los valores que debe ir tomando secuencialmente la palabra de control de la ALU, S, verá que cuando $x=0$ los valores de los bits S3 y S0 permanecen constantes, aunque toman valores diferentes. Lo mismo ocurre cuando $x=1$, que también permanecen constantes los valores de S3 y S0. Por tanto, sólo es necesario diseñar un circuito secuencial para que S2 y S1 recorran las secuencias correspondientes).

2.1. Dibuje el Diagrama de Transición de Estados del autómata.

2.2. Calcule la Matriz Funcional.

2.3. Obtenga las expresiones lógicas de las variables de estado y minimícelas.

2.4. Dibuje el circuito completo resultante.

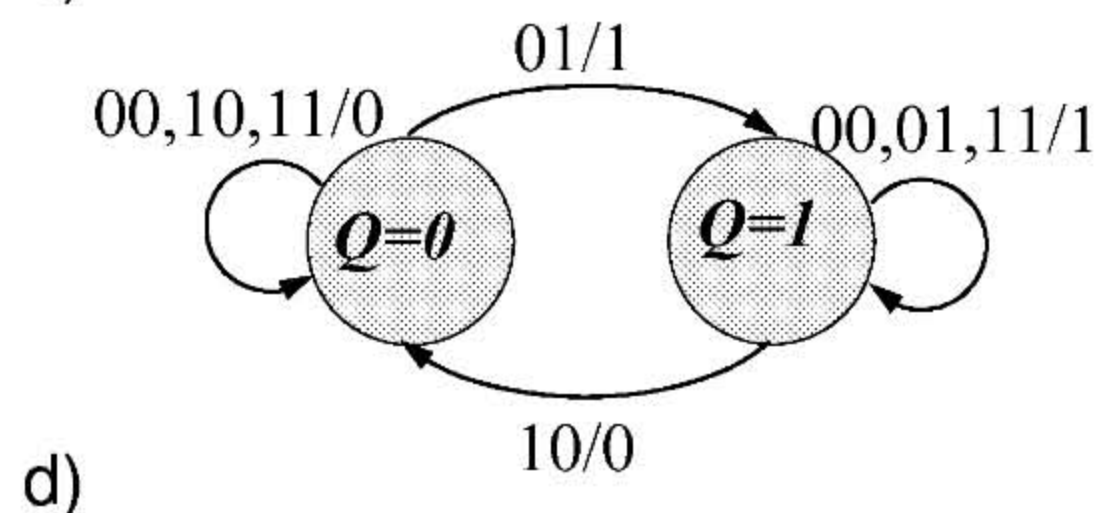
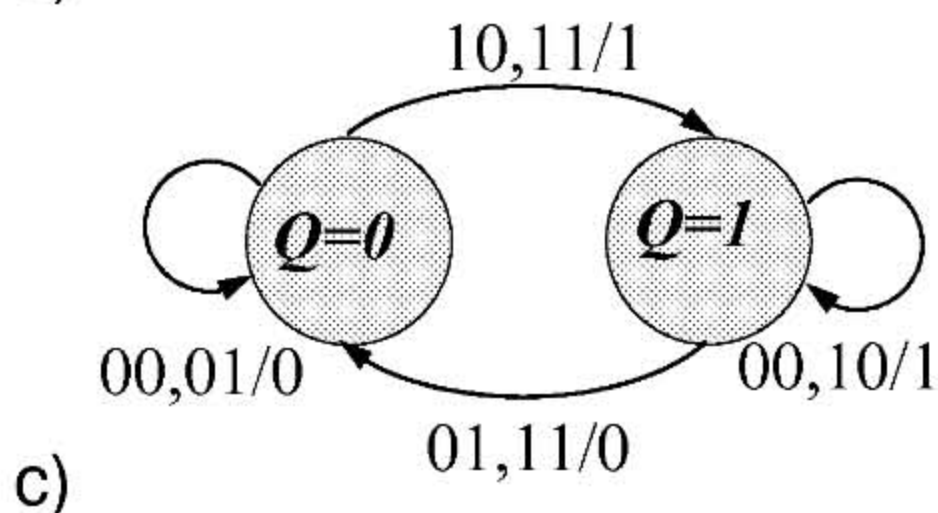
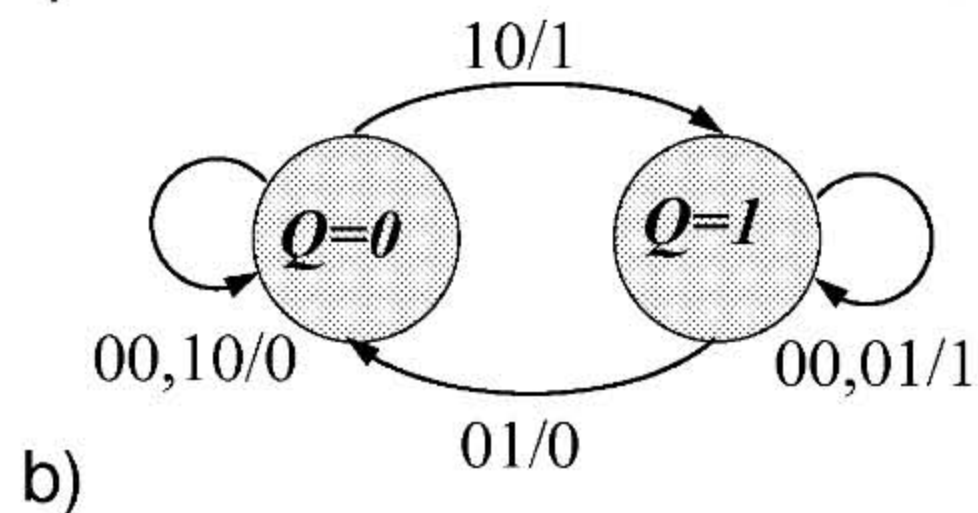
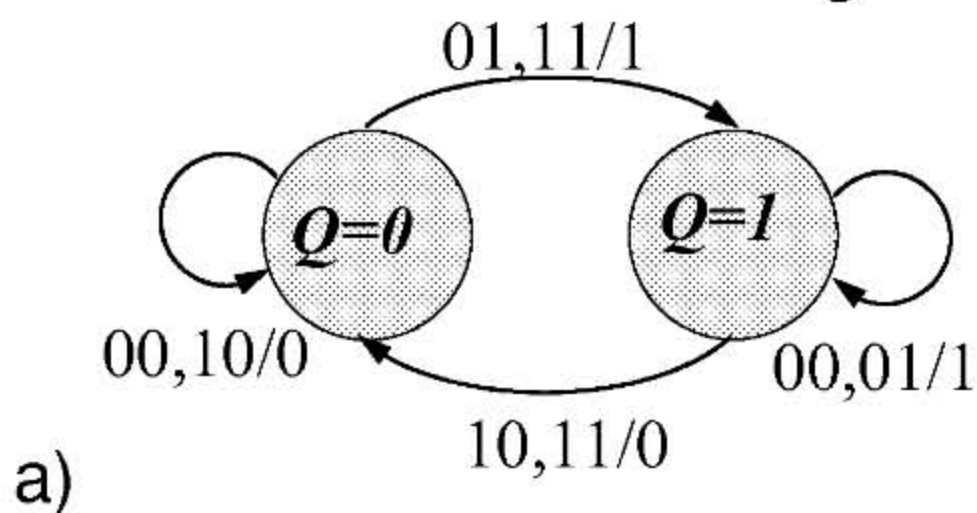
SELECCIÓN					DATO ACTIVO EN ALTA		
					M=H	Operaciones Aritméticas	
S3 S2 S1 S0					Funciones Lógicas	$\overline{C_n}=H$ (sin acarreo)	$\overline{C_n}=L$ (con acarreo)
L	L	L	L	L	$F = \overline{A}$	$F = A$	$F = A \text{ PLUS } 1$
L	L	L	L	H	$F = \overline{A+B}$	$F = A+B$	$F = (A+B) \text{ PLUS } 1$
L	L	L	H	L	$F = \overline{A}B$	$F = A+\overline{B}$	$F = (A+\overline{B}) \text{ PLUS } 1$
L	L	L	H	H	$F = 0$	$F = \text{MINUS } 1 \text{ (comp. a 2)}$	$F = \text{Cero}$
L	L	H	L	L	$F = \overline{A}\overline{B}$	$F = A \text{ PLUS } A\overline{B}$	$F = A \text{ PLUS } A\overline{B} \text{ PLUS } 1$
L	L	H	L	H	$F = \overline{B}$	$F = (A+B) \text{ PLUS } A\overline{B}$	$F = (A+B) \text{ PLUS } A\overline{B} \text{ PLUS } 1$
L	L	H	H	L	$F = A \oplus B$	$F = A \text{ MINUS } B \text{ MINUS } 1$	$F = A \text{ MINUS } B$
L	L	H	H	H	$F = A\overline{B}$	$F = A\overline{B} \text{ MINUS } 1$	$F = A\overline{B}$
L	H	L	L	L	$F = \overline{A}+B$	$F = A \text{ PLUS } AB$	$F = A \text{ PLUS } AB \text{ PLUS } 1$
L	H	L	L	H	$F = \overline{A} \oplus \overline{B}$	$F = A \text{ PLUS } B$	$F = A \text{ PLUS } B \text{ PLUS } 1$
L	H	L	H	L	$F = B$	$F = (A+\overline{B}) \text{ PLUS } AB$	$F = (A+\overline{B}) \text{ PLUS } AB \text{ PLUS } 1$
L	H	L	H	H	$F = AB$	$F = AB \text{ MINUS } 1$	$F = AB$
L	H	H	L	L	$F = 1$	$F = A \text{ PLUS } A$	$F = A \text{ PLUS } A \text{ PLUS } 1$
L	H	H	L	H	$F = A+\overline{B}$	$F = (A+B) \text{ PLUS } A$	$F = (A+B) \text{ PLUS } A \text{ PLUS } 1$
L	H	H	H	L	$F = A+B$	$F = (A+\overline{B}) \text{ PLUS } A$	$F = (A+\overline{B}) \text{ PLUS } A \text{ PLUS } 1$
L	H	H	H	H	$F = A$	$F = A \text{ MINUS } 1$	$F = A$

Nota: Esta parte del examen es de carácter eliminatorio y la nota mínima necesaria para corregir la pregunta teórico/práctica es de 4 sobre 10. Cada respuesta correcta se puntúa con 2 puntos sobre 10, las incorrectas restan 1 punto y las respuestas en blanco no puntúan. El peso del test en la nota final de la Prueba Presencial es del 30%

1.- ¿Cuáles son las expresiones lógicas de las salidas de un sumador completo de palabras de 2 bits?

- a) $S_i = A_i \oplus B_i \oplus \bar{C}_i, \quad C_{i+1} = \bar{A}_i B_i + C_i (A_i \oplus B_i)$
- b) $S_i = A_i \oplus B_i \oplus C_i, \quad C_{i+1} = A_i B_i + C_i (A_i \oplus B_i)$
- c) $S_i = A_i \oplus B_i \oplus \bar{C}_i, \quad C_{i+1} = A_i B_i + C_i (\overline{A_i \oplus B_i})$
- d) $S_i = A_i \oplus B_i \oplus C_i, \quad C_{i+1} = A_i \bar{B}_i + C_i (A_i \oplus B_i)$

2.- ¿Cuál de los 4 Diagramas de Transición de Estados es el del biestables J-K? El código usado para las transiciones es JK/Q.



3.- De las 4 expresiones dadas ¿Cuál es la que corresponde a la representación con sólo puertas NAND de la función

$$f = \overline{x \oplus y} + \overline{xz} ?$$

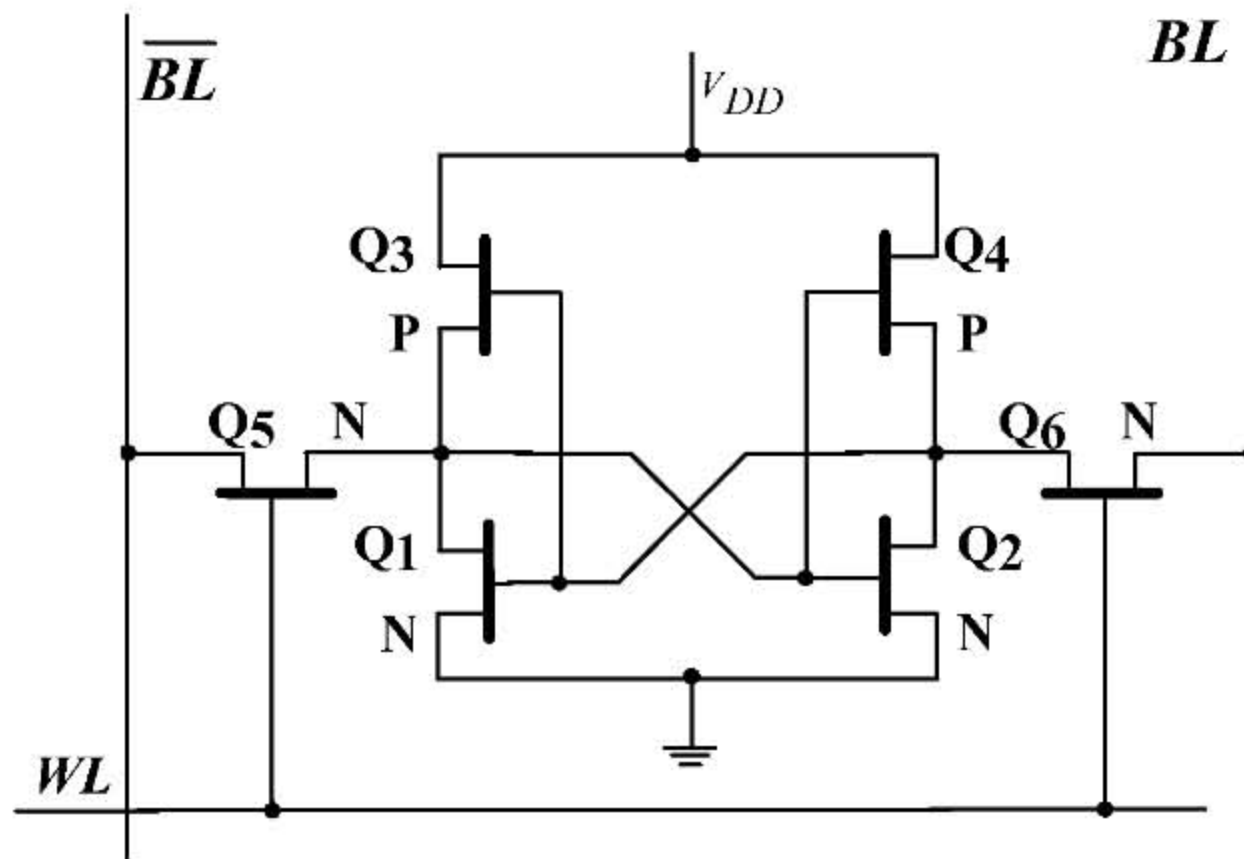
a) $f = \overline{\overline{x} \overline{y} \overline{z}} \overline{\overline{x} \overline{y}}$

b) $f = \overline{\overline{z} \overline{x} \overline{y}} \overline{\overline{x} \overline{y}}$

c) $f = \overline{\overline{x} \overline{y} \overline{x} \overline{y} \overline{x} \overline{z}}$

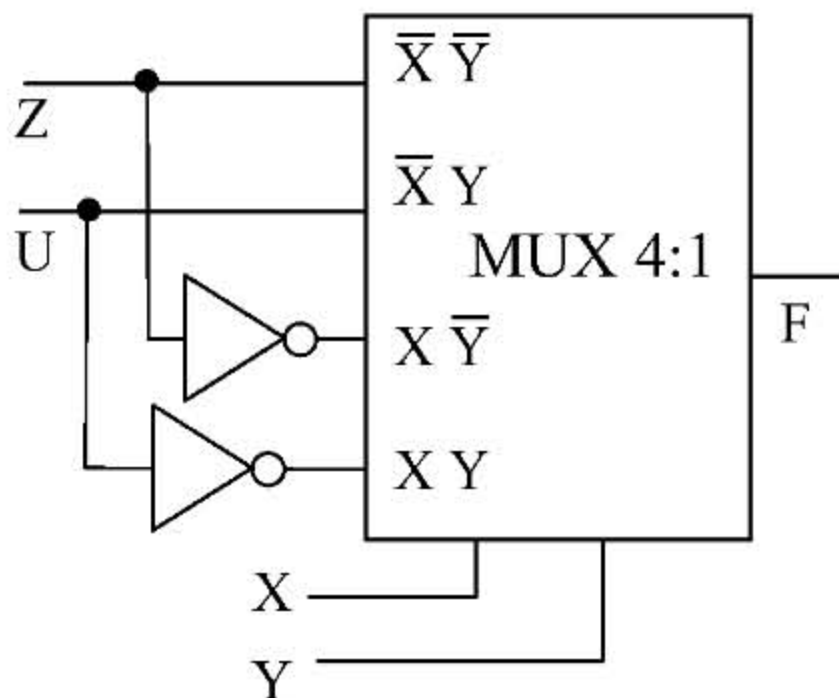
d) $f = \overline{\overline{x} \overline{y} \overline{z}} \overline{\overline{x} \overline{y}}$

4.- En la celda de memoria RAM estática en tecnología CMOS de la figura adjunta hay almacenado un "1" (Q_1 está en conducción). ¿Qué valores de tensión debemos poner en la línea de selección de bit, WL , para leer el dato almacenado y qué valor leemos en las líneas de bit, BL y $\overline{BL}$? ¿En qué estado están el resto de los transistores?



- $WL = 0V$. En BL leemos un "0" y en $\overline{BL}$ un "1".
 Q_5 , Q_1 y Q_3 conducen. Q_6 , Q_2 y Q_4 no conducen.
- $WL = 12V$. En BL leemos un "1" y en $\overline{BL}$ un "0".
 Q_5 , Q_6 , Q_1 y Q_4 conducen. Q_2 y Q_3 no conducen.
- $WL = 0V$. En BL leemos un "1" y en $\overline{BL}$ un "0".
 Q_5 , Q_6 , Q_1 y Q_2 conducen. Q_3 y Q_4 no conducen.
- $WL = 12V$. En BL leemos un "0" y en $\overline{BL}$ un "1".
 Q_5 , Q_6 , Q_1 y Q_3 conducen. Q_2 y Q_4 no conducen.

5.- ¿Qué función lógica realiza el circuito de la figura?.



- a) $F = (X \oplus Z)\bar{Y} + (X \oplus U)Y$
b) $F = Y(X \oplus Z) + (X \oplus U)\bar{Y}$
c) $F = X \oplus Y \oplus Z \oplus U$
d) Ninguna de las tres

PREGUNTA de DESARROLLO

Nota 1: El peso de este apartado en la nota final de la Prueba Presencial es del 70%.

Nota 2: Siempre que se pida realizar un diseño es **imprescindible** obtener las expresiones lógicas de las señales de salida en función de las de entrada y de las de control, si las hubiere, y no se valorará el hecho de poner el circuito directamente. El diseño debe hacerse usando las tablas de verdad y/o los métodos de diseño de circuitos secuenciales, o bien razonando de forma lógica las expresiones obtenidas.

Dadas dos palabras de 2 bits, $A(A1 A0)$ y $B(B1 B0)$, diseñe un sistema digital cuya función es contar el número de palabras A que son menores que B y visualizar el resultado en un dispositivo tipo 7-segmentos.

PASOS a SEGUIR y CUESTIONES a RESPONDER:

1- Comparador

- 1.1. Diseñe con puertas lógicas un comparador de dos palabras de 2 bits, $A(A1 A0)$ y $B(B1 B0)$.
- 1.2. Dibuje el circuito resultante.

2. Diseño de un contador de 3 bits.

- 2.1. Explique brevemente la diferencia entre contador síncrono y asíncrono. Elija un tipo de contador (síncrono o asíncrono) para el diseño y explique el motivo de la elección.
- 2.2. Diseñe el contador con puertas y biestables J-K tipo SN7473 como el que se muestra en la figura adjunta.
- 2.3. Dibuje el circuito resultante de dicho contador.

3. Diseño del decodificador de números binarios a 7-segmento.

- 3.1. Diseñe el decodificador para que el número decimal equivalente al número binario de palabras $A < B$ y que va contando el contador, aparezca representado en un visualizador de 7-segmentos. El código de los segmentos es el que se muestra en la figura adjunta. Para simplificar este apartado es suficiente con que se obtenga la expresión lógica del segmento "c".

4. Circuito completo.

- 4.1. Dibuje el circuito completo formado por el comparador, el contador que cuenta las palabras que son $A < B$ y el decodificador correspondiente al segmento calculado, "c".

