**Reloj**: Para obtener los valores de RA, RB y C hay que utilizar las expresiones 10.6 y 10.7 del texto usando como dato que el periodo,T, es de 1s.

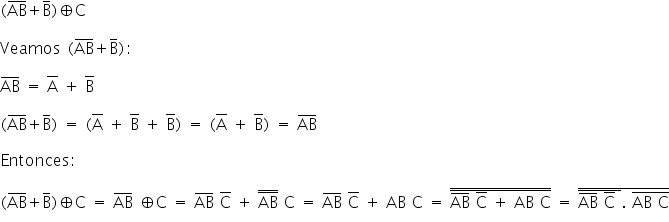
**Contador:** Como se especifica en el examen, hay que diseñar un contador que se ponga a cero cada 5 segundos, o sea hay que diseñar un divisor por 5. Por tanto, sólo pasará por los estados 000, 001 010, 011, 100 y de este estado pasará, de nuevo, a 000, 001, …, ya que debe ponerse a cero cada 5 pulsos del reloj. Para ello, es conveniente que veáis el diseño de un divisor actuando sobre el Clear en pag 507 del texto.

**Visualización:** Al realizar el diseño del decodificador de binario a 7-segmentos observamos que de los 8 términos mínimos que tenemos con las tres variables de salida del contador, sólo se nos van a presentar 5 (sólo cuenta hasta 5) y que, además, los números decimales que tienen que aparecer son: 0, 1, 2, 3 y 4. Por tanto, en la tabla de verdad para el diseño del decodificador consideramos los términos mínimos 101, 110 y 111 como indiferentes, ya que no se van a presentar nunca y, sin embargo, nos sirven para minimizar las expresiones de los segmentos.  Así, para el segmento pedido, **c**, obtenemos la expresión:

c= nQ1 +Q0

Un saludo,

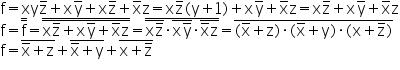
Hola Francisco.Aquí va el desarrollo que yo hice: 12F1



2012H

Hola.

Prueba lo siguiente:



Si vuelves a negar dos veces, para que el resultado no varíe, te queda como solución correcta la b).

La respuesta a esta pregunta de desarrollo es la siguiente: examen 2012 modelo d

1: Diseño de la celda de memoria: Está hecho en el libro de problemas con biestables R-S. El diseño es exactamente igual, sólo que hay que sustituir R por K y S por J. Por tanto, el diseño es el mismo y las tablas coinciden. El circuito resultante de la celda de memoria es la mitad superior del circuito de la figura 11.5.4(pag. 368), ya que allí se han unido dos celdas para direccionarlas de determinada forma.

2. Mini-memoria de 3 bits: Basta con unir tres circuitos como el anterior de la siguiente forma: El reloj es común porque debe ser síncrona. El “Clear” también es común para ponerlas todas a cero cuando convenga. Cada celda debe tener independiente su direccionamiento, (D0,D1, D2), su dato de entrada (X0, X1, X2) y su salida a través del “Buffer” (S0, S1, S2).

3. Direccionamiento para que escriba en paralelo y lea en serie de forma secuencial. Deberemos usa un contador para que se repita la secuencia y un circuito combinacional adicional para que vaya seleccionando la escritura de las tres celdas a la vez con un pulso del reloj y, a continuación y de forma sucesiva, con cada uno de los tres siguientes pulsos seleccione cada una de las celdas en el orden secuencia (celda 0, 1 y 2) para ir leyendo cada una de ellas. Por tanto, necesitamos un Contador de Síncrono de 2 bits.

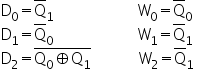
3.1. Diseño del contador síncrono con biestables J-K: Ver el diseño del contador síncrono de 3 bits del apartado 9.5.2 (pags. 508-511). Las expresiones que se obtienen para 2 bits son:

J0=K0=1, J1=K1= Q0

3.2. Direccionamiento: Como hay que escribir en paralelo, en las tres celdas a la vez, y leer en serie (primero la celda 0, después la 1 y finalmente la 2) y secuencialmente, debemos construir la tabla de verdad para este funcionamiento, teniendo en cuenta los valores que deben tomar cada una de las entradas de escritura/lectura (Wi) y de direccionamiento (Di) de cada celda y de acuerdo con las salidas del contador. Así, la tabla de verdad para este funcionamiento es:

|  |  |  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- | --- | --- |
| **Función** | **Q1(t)** | **Q0(t)** | **D0** | **W0** | **D1** | **W1** | **D2** | **W2** |
| **Escribe las 3 Celdas** | 0 | 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| **Lee celda 1** | 0 | 1 | 1 | 0 | 0 | d | 0 | d |
| **Lee celda 2** | 1 | 0 | 0 | d | 1 | 0 | 0 | d |
| **Lee celda 3** | 1 | 1 | 0 | d | 0 | d | 1 | 0 |

Por tanto, teniendo en cuenta que d son términos mínimos indiferentes y que debemos usamos para minimizar, resulta:



Finalmente, el circuito completo será el resultante de unir al circuito de las tres celdas de memoria esta Di y Wi obtenidas a partir de las salidas del contador.

Un saludo,

El equipo docente